

NEWTC FPGA 강좌 1. 개발 환경 설치 및 프로그램 다운로드

(주) 뉴티씨 (NEWTC)

http://www.newtc.co.kr

1 서론

본 강좌에서는 FPGA를 사용하는데 필요한 기본적인 툴 사용법에 관하여 설명하겠습니다. LED를 주기적으로 깜빡이는 간단한 예제를 이용하여 프로젝트 생성 및 컴파일, 핀 매핑, 그리고 보드에 다운로드 하는 것까지 하나씩 따라 하면서 진행할 수 있도록 구성하였습니다.

2 프로그램 다운로드

Altera사(http://www.altera.com)에서는 FPGA 개발 툴 Quartus II Web Edition과 ModelSim-Altera 버전을 무료로 사용할 수 있도록 배포하고 있습니다.

회원으로 가입을 한 후 다운로드 받을 수 있습니다.

다운로드 주소 : <http://dl.altera.com/?edition=web>

Quartus II Web Edition은 Altera사에서 제공하는 FPGA 개발 툴입니다. Verilog HDL, VHDL, Schematic 등으로 설계가 가능합니다. 내장되어 있는 시뮬레이터를 이용할 경우 파형을 GUI 환경에서 만들 수 있어 편리한 장점이 있지만 파형을 보는데 불편함이 있습니다.

ModelSim-Altera 는 Altera 사용자를 위해 제공되는 Mentor 사의 시뮬레이터 입니다. PC 사용자들이 가장 많이 사용하는 시뮬레이터 입니다.

Quartus Web Edition을 다운로드하는 방법은 다음과 같습니다. 홈페이지에 접속한 후 아래 그림처럼 선택합니다.

Release date: May, 2015

Latest Release: v15.0



Select release: 15.0 ☒ 버전 선택

Operating System ☒ Windows ☐ Linux 운영 체제 선택

Download Method ☐ Akamai DLM3 Download Manager ☒ Direct Download Direct Download 선택

그 후 하단 옵션 창을 다음 그림과 같이 설정하여 다운로드 합니다.

Combined Files

Individual Files

DVD Files

Additional Software

먼저 클릭하세요.

Download and install instructions: [More](#)

[Read Altera Software v15.0 Installation FAQ](#)

[Quick Start Guide](#)

Quartus II Web Edition Software (Device support included)

Quartus-web-15.0.0.145-windows.tar
Size: 5.2 GB MD5: 20ECEA25357997F6FE3E7DDF6DEB0210

클릭


Note: The Quartus II software is a full-featured EDA product. Depending on your download speed, download times may be lengthy.

실행하기에 앞서, 운영 체제의 버전을 확인하시는 것이 좋습니다. Linux 는 커널 버전 3.0.0 이상이고 64비트 커널을 구동하는지 확인하셔야 합니다. Windows 는 Windows 7 SP1 64비트 버전을 권장합니다. Windows 8.1은 일부 기능 제한이 있습니다. 운영체제 별 기능 제한은 다음과 같습니다.

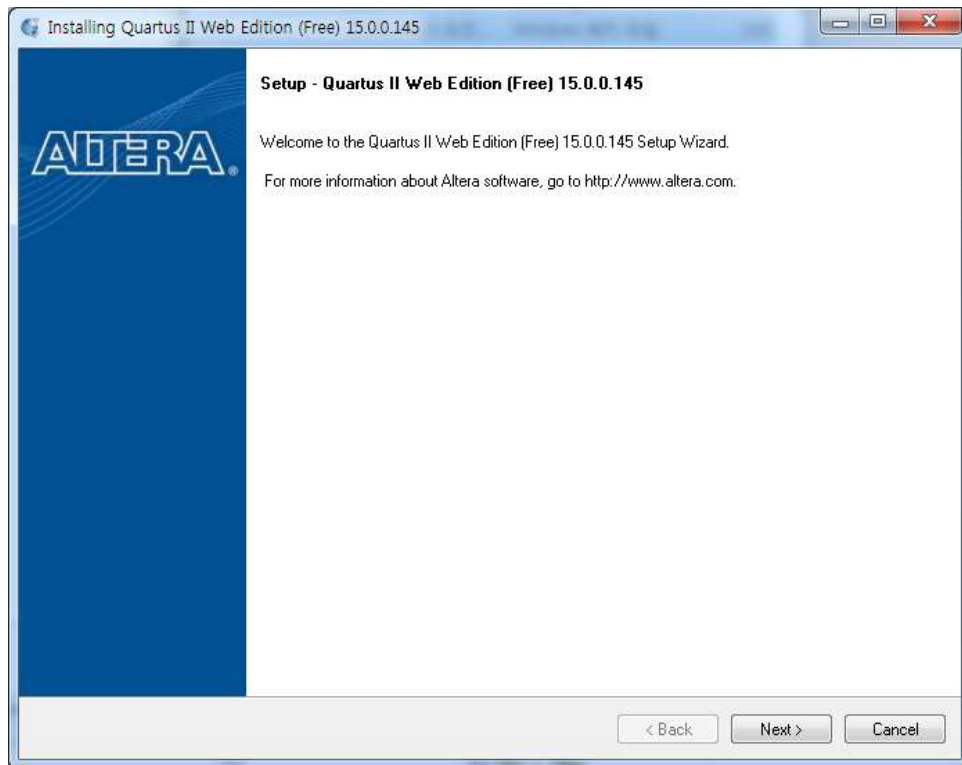
Software	Windows 7 SP1 (64-bit)	Windows 8.1 (64-bit)	Red Hat Enterprise Linux 5.9 (64-bit)	Red Hat Enterprise Linux 6.5 (64-bit)	Windows Server 2008 R2 SP1 Enterprise (64-bit)
Quartus II Subscription Edition software	✓	✓	✓	✓	✓
Quartus II Web Edition software	✓	✓	✓	✓	✓
ModelSim-Altera Edition software	Requires 32-bit libraries	✗	Requires 32-bit libraries	Requires 32-bit libraries	Requires 32-bit libraries
ModelSim-Altera Starter Edition software	Requires 32-bit libraries	✗	Requires 32-bit libraries	Requires 32-bit libraries	Requires 32-bit libraries
Nios II EDS	✓	✓	✓	✓	✓
DSP Builder	✓	✓	✓	✓	✓
Quartus II Stand-Alone Programmer	✓	✓	✓	✓	✓
SoC Embedded Design Suite	✓	✗	Requires 32-bit libraries	Requires 32-bit libraries	✗
Altera SDK for OpenCL™	✓	✗	✗	✓	✗
JNEye	32-bit OS supported	32-bit OS supported	✗	✗	✗

3 Windows 에서 설치

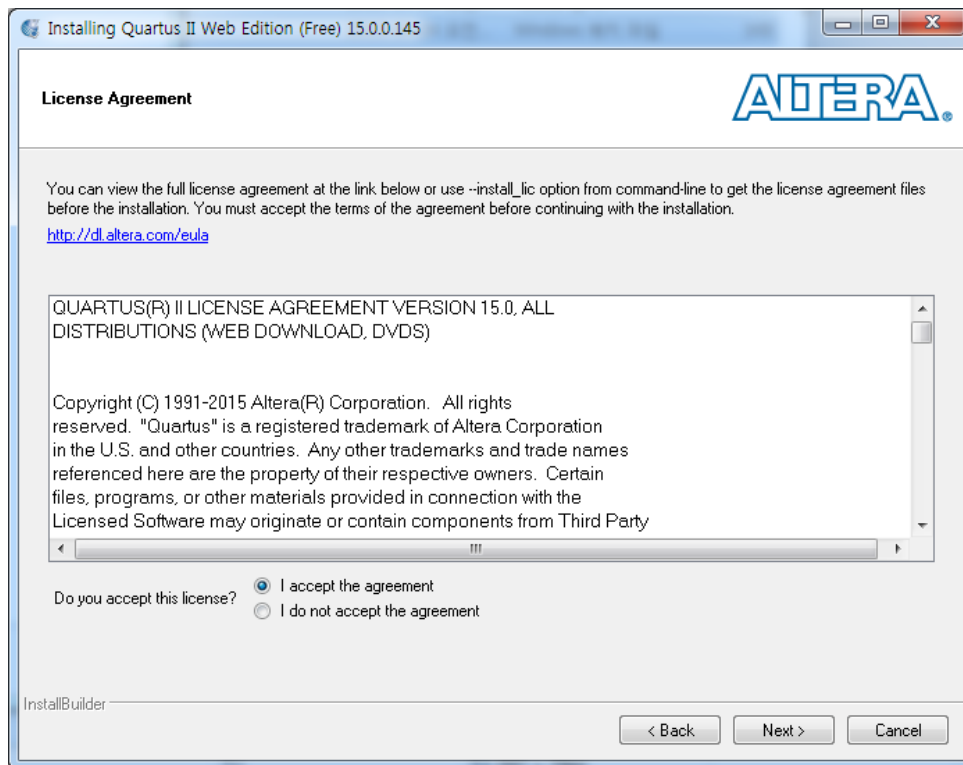
내려받은 TAR 파일의 압축을 풉니다. 이 때 TAR 압축 해제가 가능한 프로그램 (반디집 등) 으로 압축을 해제하셔야 합니다. 컴퓨터에 따라 압축 해제에 걸리는 시간이 매우 김니다. 그 후 setup.bat 를 실행합니다.

	components	2015-05-15 오후...	파일 폴더	
	readme.txt	2015-04-24 오전...	텍스트 문서	7KB
	setup.bat	2015-04-24 오전...	Windows 배치 파일	1KB

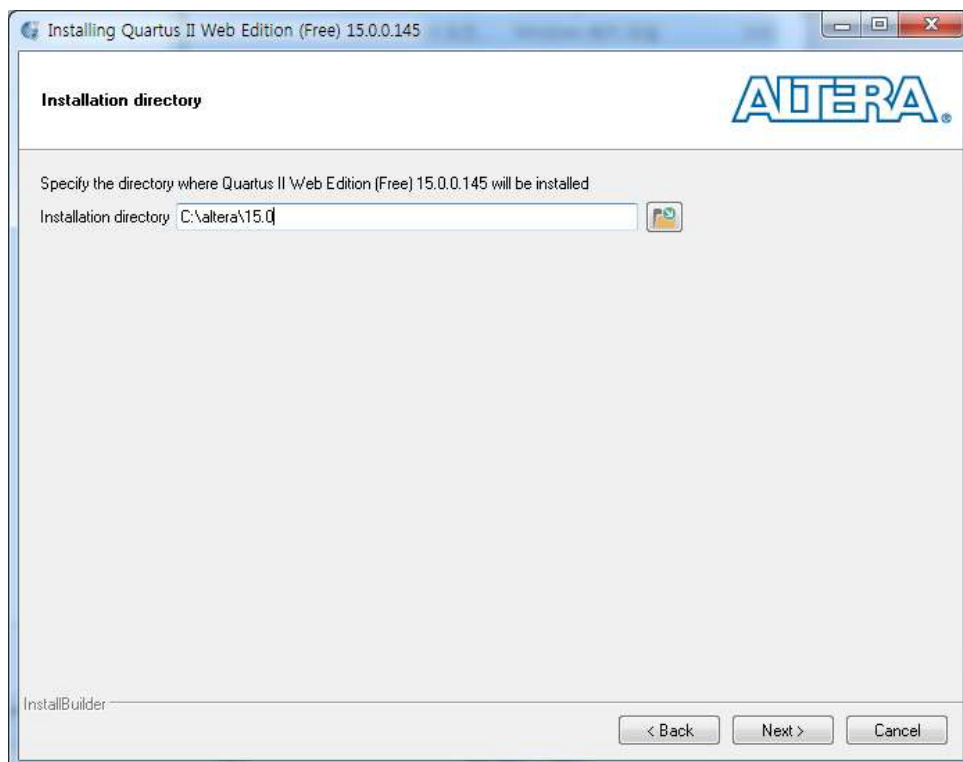
설치가 성공적으로 활성화되었을 때, Next 버튼을 클릭합니다.



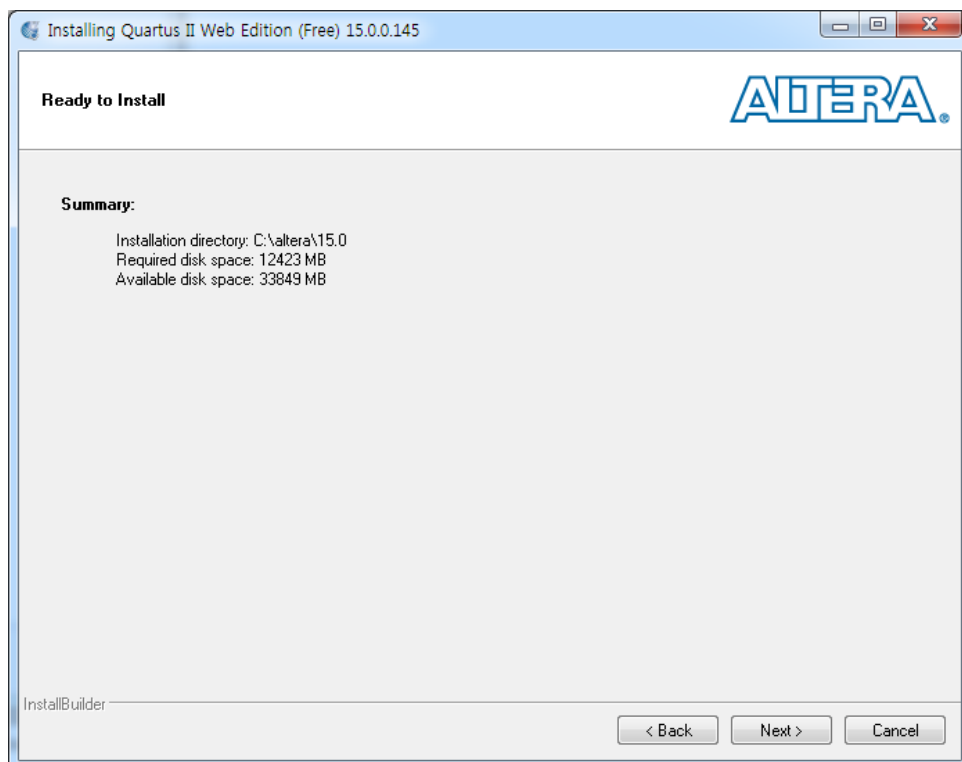
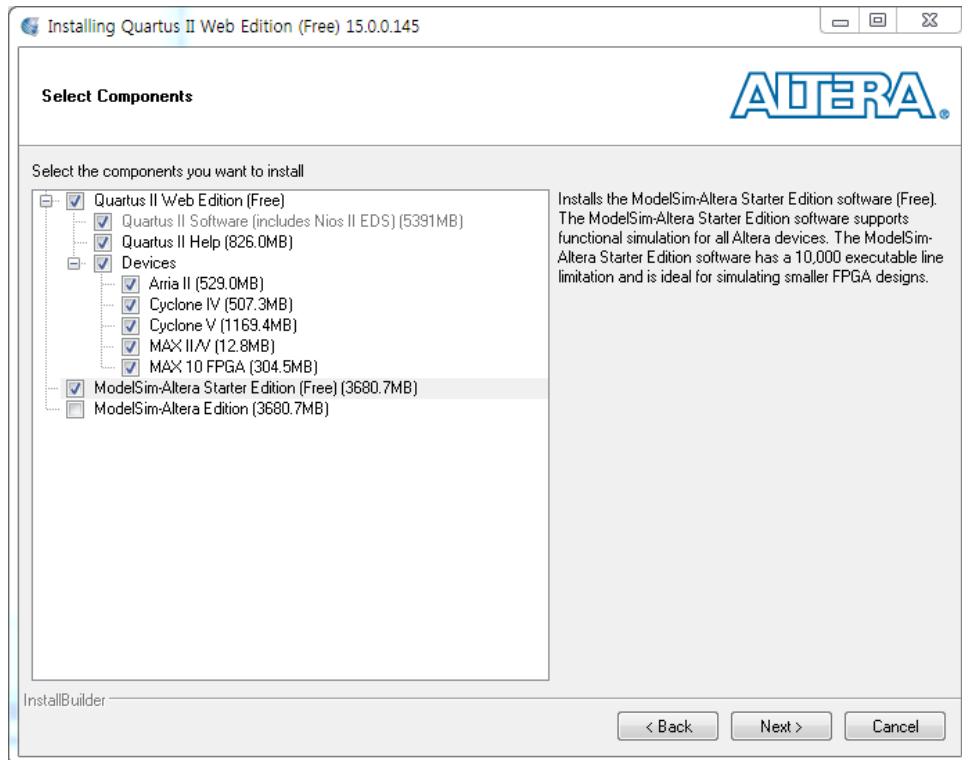
다음은 라이선스 동의를 묻는 화면입니다. “I accept the agreement” 를 선택하고 Next 버튼을 누릅니다.



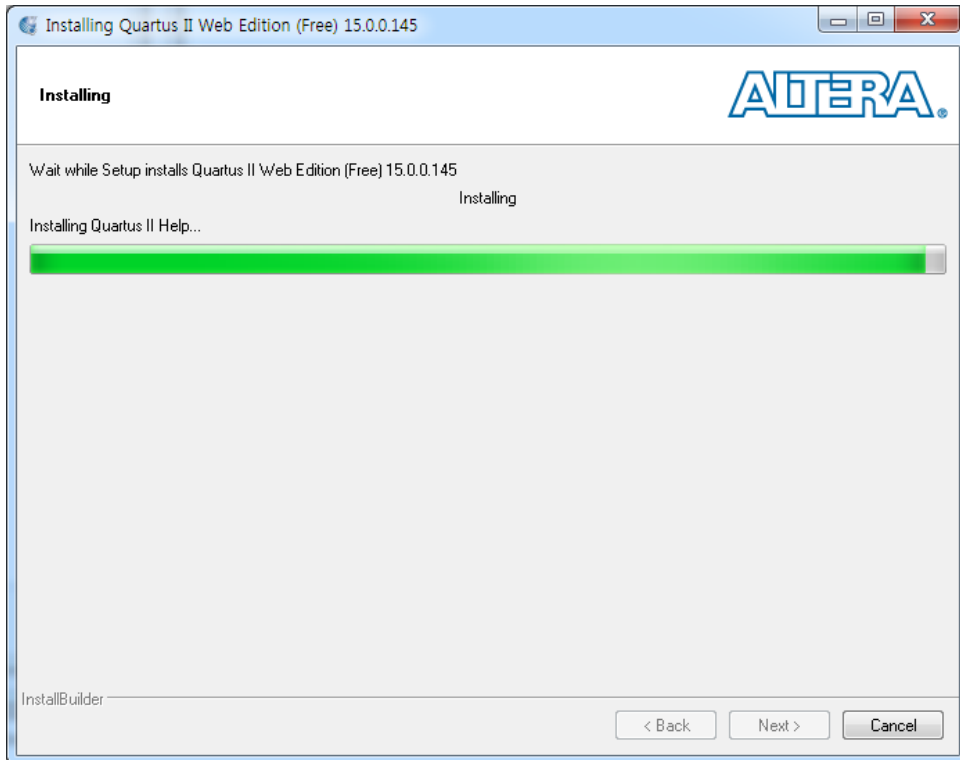
다음은 설치 경로를 지정합니다. 설치 경로를 지정하고 Next 버튼을 누릅니다. 기본적으로는 설치 경로를 바꾸지 않아도 됩니다.



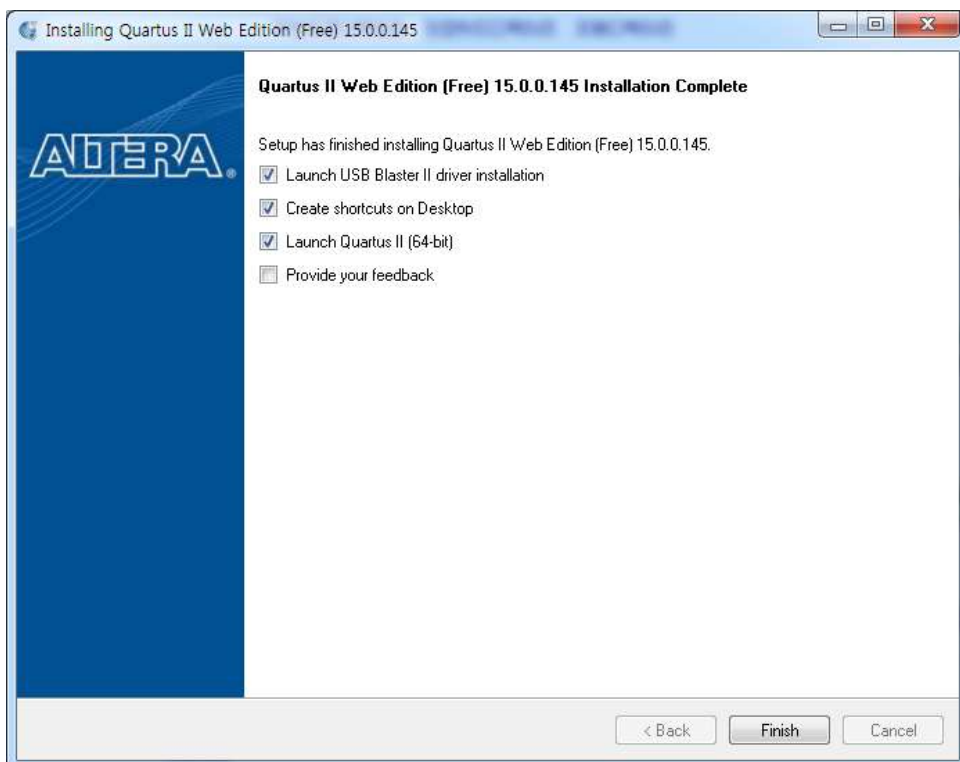
다음은 Quartus II 구성 요소를 선택합니다. 구성 요소를 다음과 같이 선택하고 Next 버튼을 누릅니다. 통계 창이 나타나면 Next 버튼을 눌러 설치를 시작합니다.



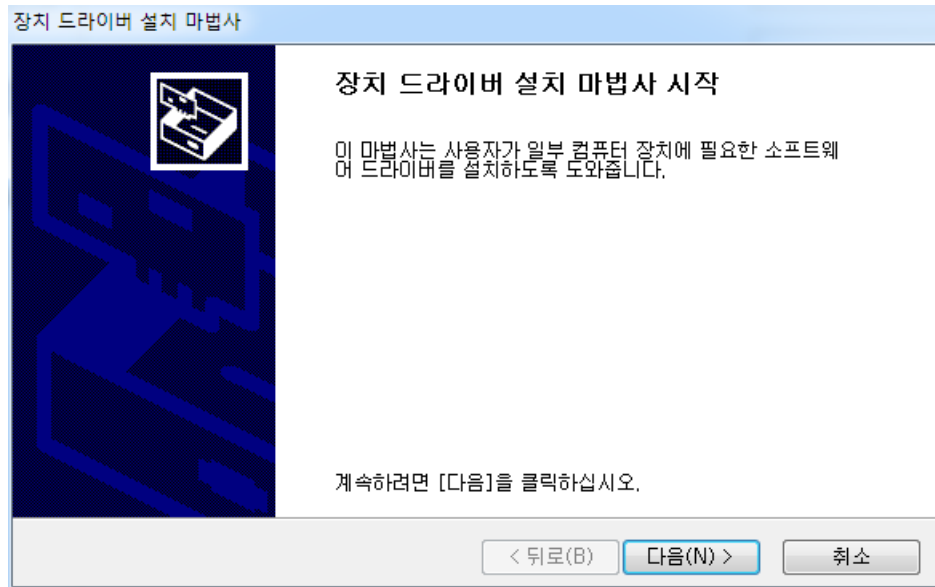
설치가 진행중이면 아래 사진처럼 설치 진행이 나타납니다.



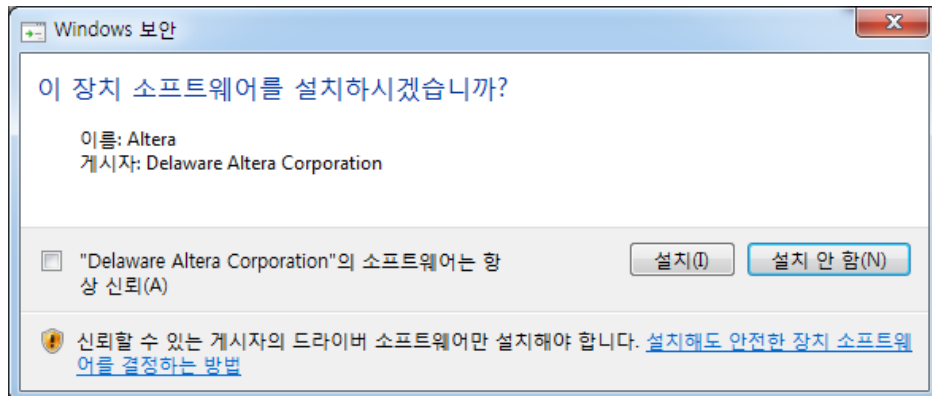
모두 설치가 끝나면 다음 체크 박스를 설치하고 Finish를 클릭하자.



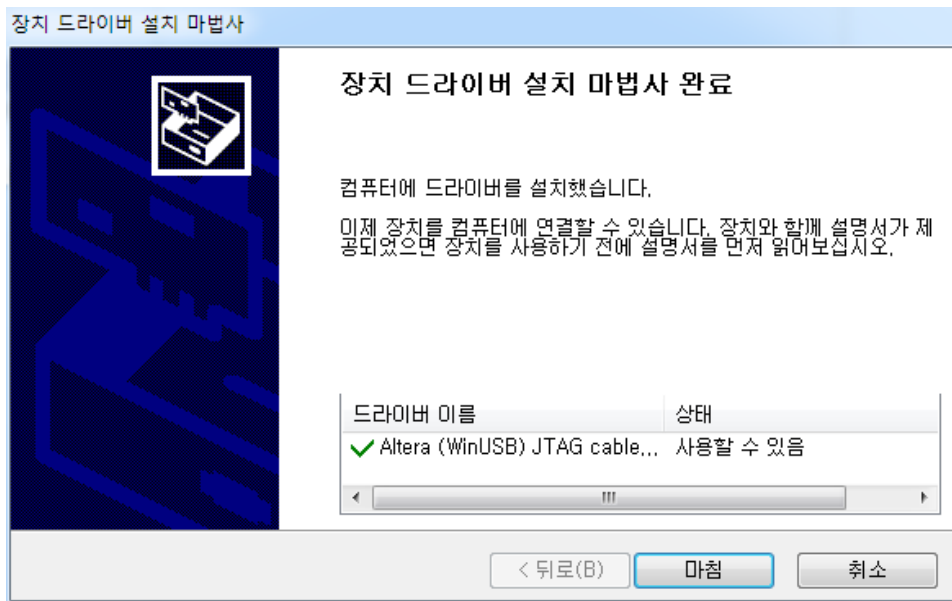
그 뒤, 장치 드라이버 설치 마법사가 나타납니다. 이 과정은 FM-USBBLASTER의 드라이버를 설치하는 작업이므로 반드시 실행하시기 바랍니다. 대화 상자가 나타나면 다음 버튼을 클릭합니다.



장치 드라이버를 설치를 묻는 대화 상자가 나타나면, 설치를 클릭합니다.

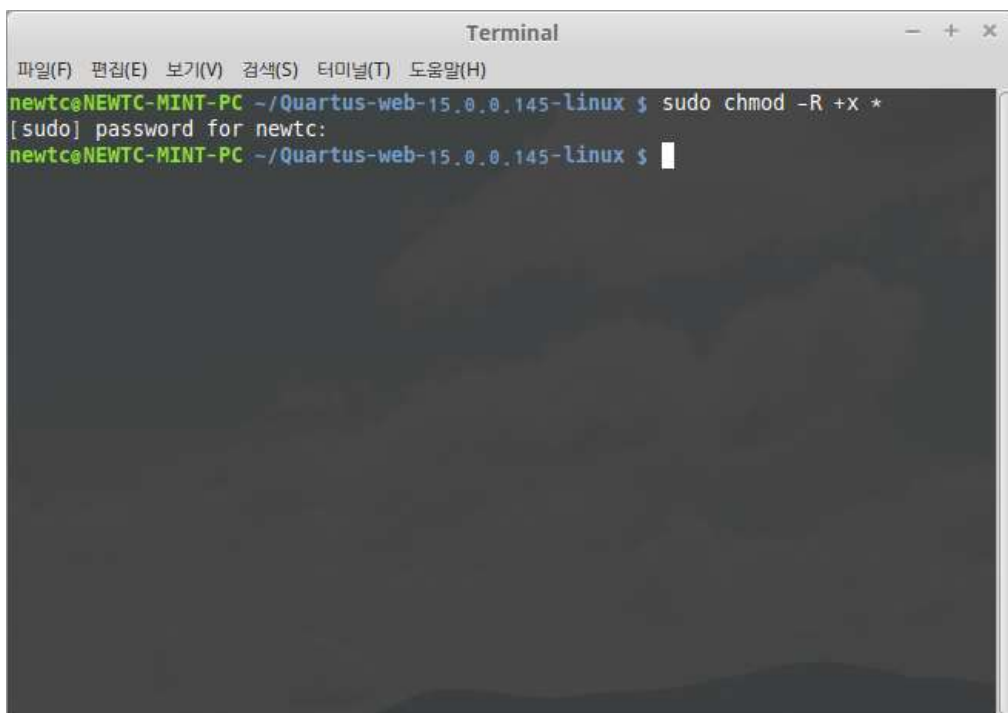


설치를 마쳤다는 대화 상자가 나타나면 마침을 누릅니다. 이제 모든 Quartus II 구성 요소의 설치가 끝났습니다.



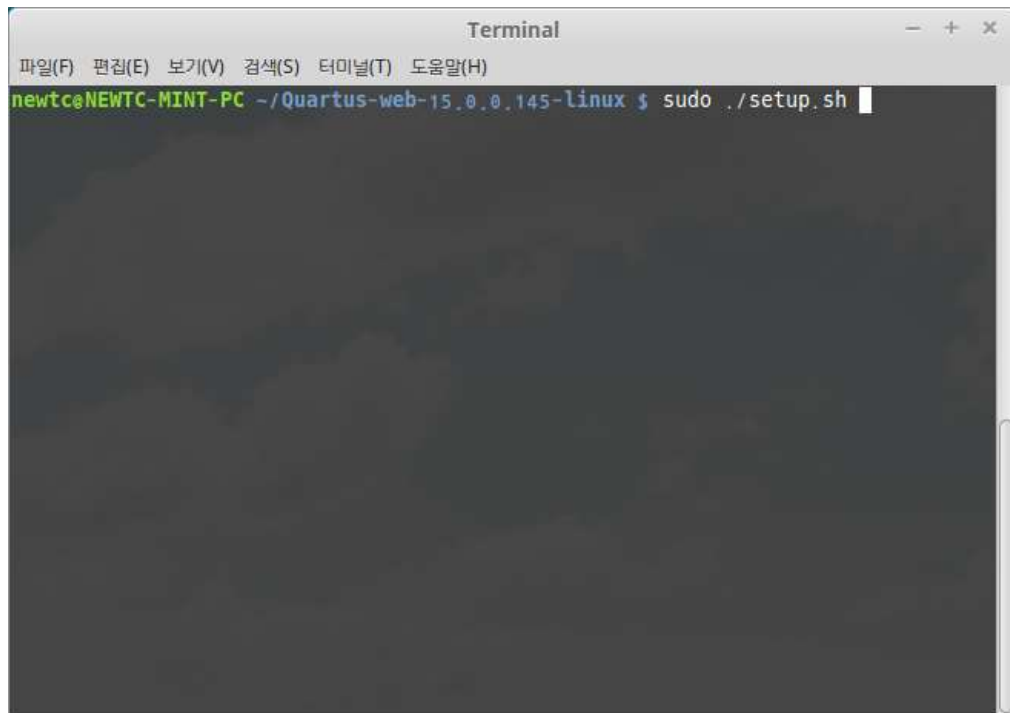
4 Linux 에서 설치

Linux 에서 Quartus II 를 사용하려면 설치 과정을 거쳐야 합니다. (Ubuntu 14.04 기반 Linux Mint, Fedora 21 에서 테스트됨) 터미널을 이용하여 압축 파일을 푼 지점으로 진입하세요. 그 곳에서 다음 명령을 입력합니다. [sudo chmod -R +x *]

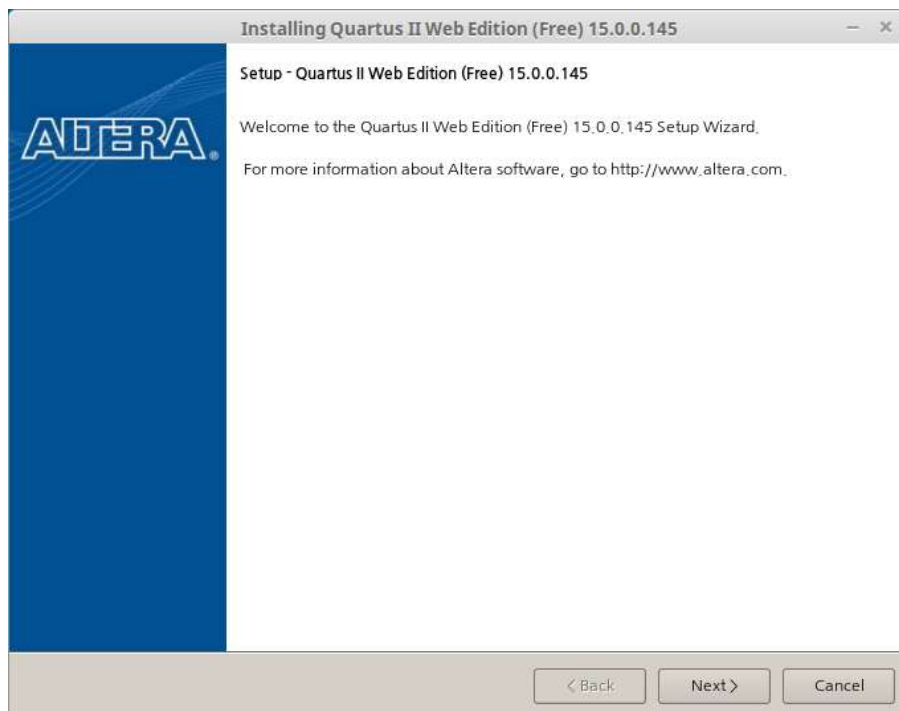


그 뒤, 다음 명령을 입력하여 설치를 진행합니다.

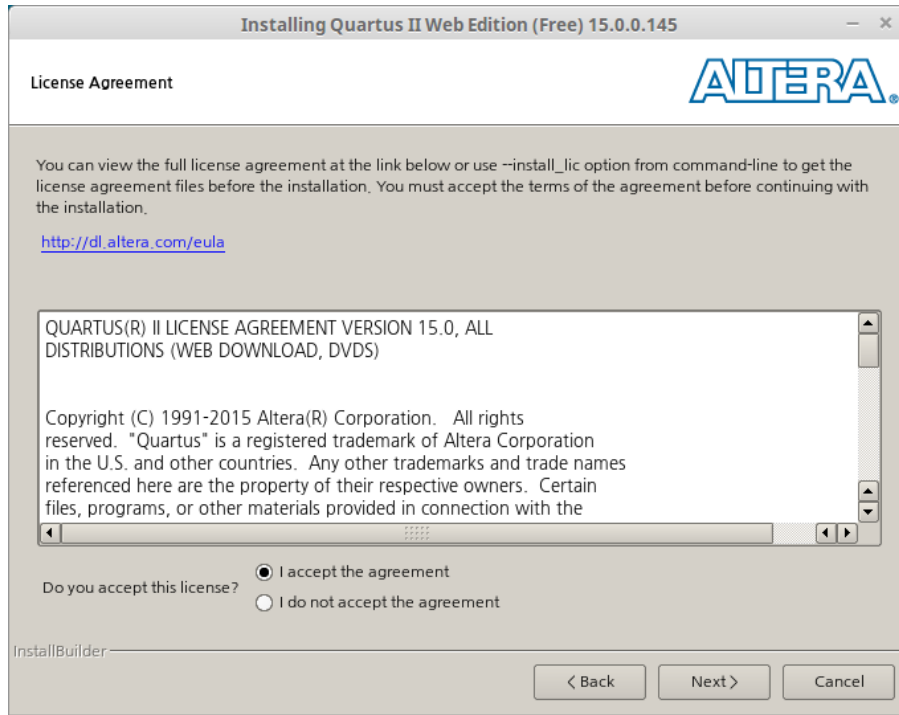
[sudo ./setup.sh]



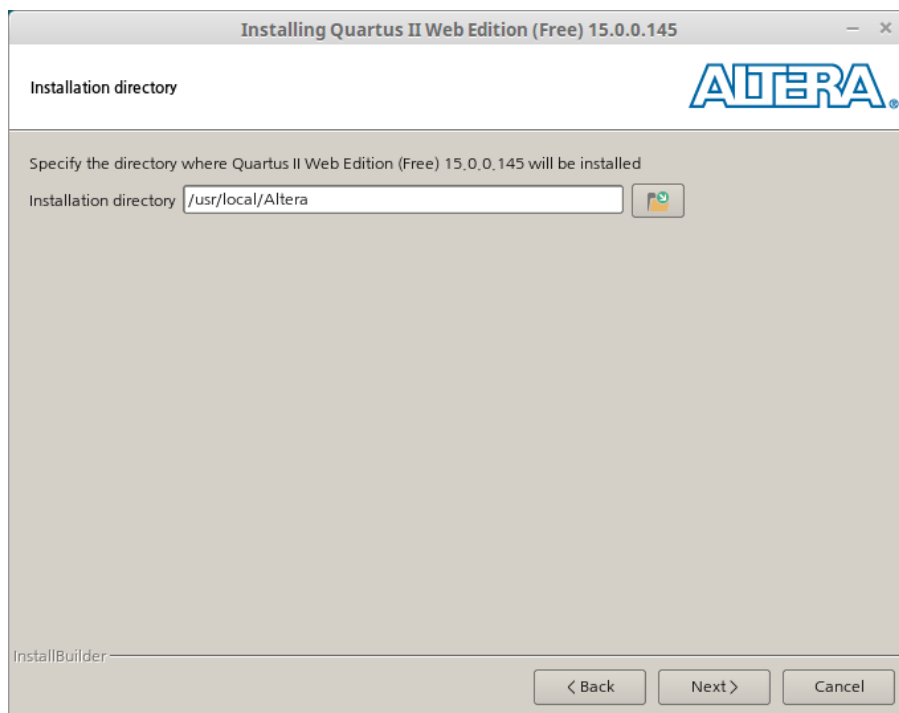
잠시 후, 다음 화면이 우리를 반겨줍니다. Next 버튼을 눌러 설치를 진행합니다.



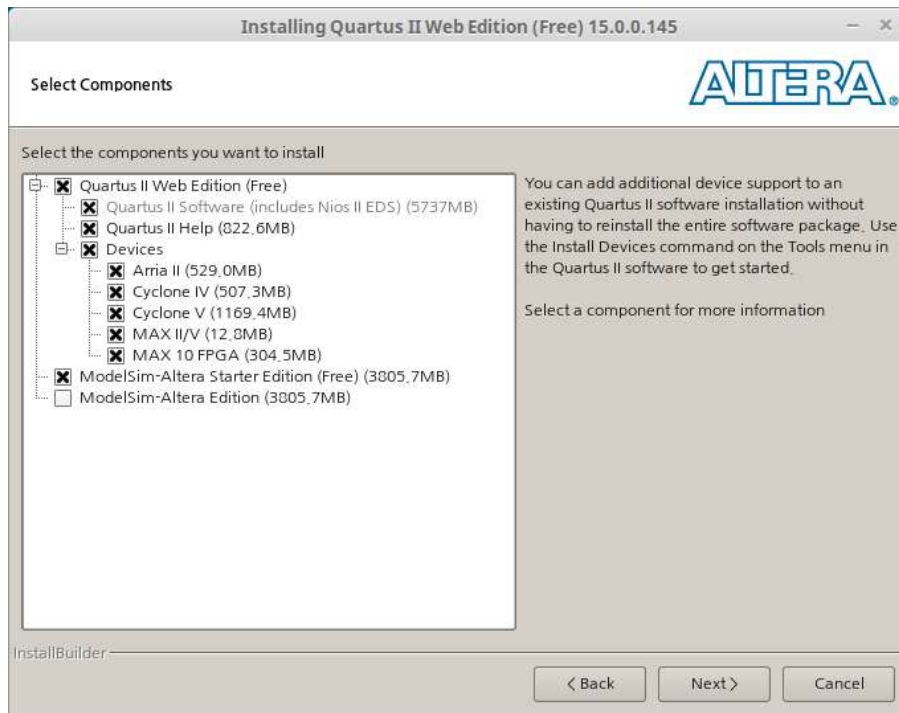
라이선스 동의를 묻는 화면입니다. [I accept the agreement] 를 선택하고 Next 버튼을 누릅니다.



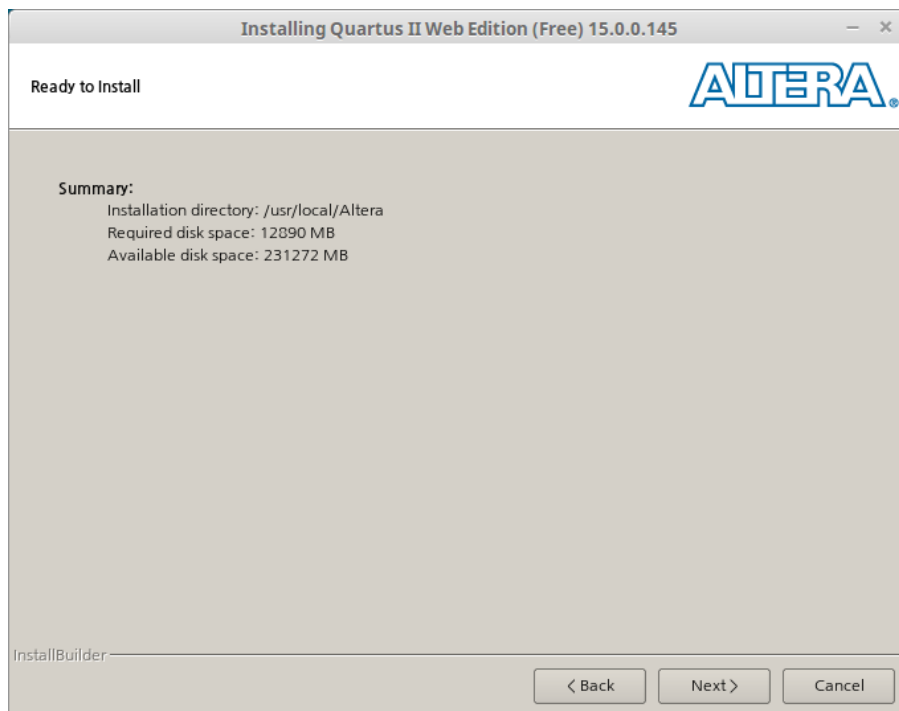
설치 경로는 /usr/local/Altera 를 지정하고 Next 버튼을 누릅니다.



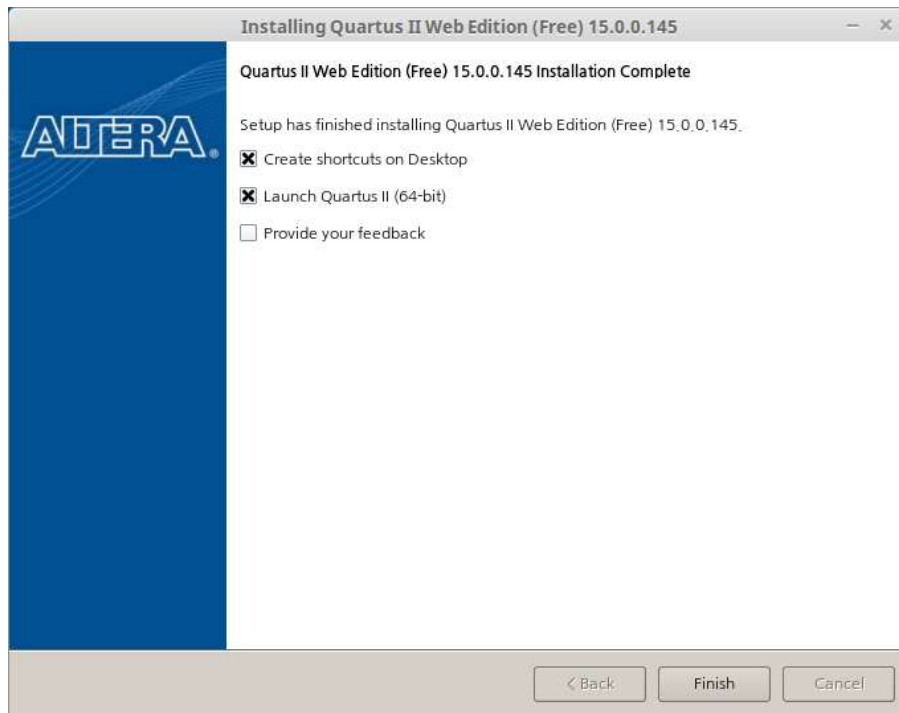
구성 요소를 다음과 같이 선택하고 Next 버튼을 누릅니다.



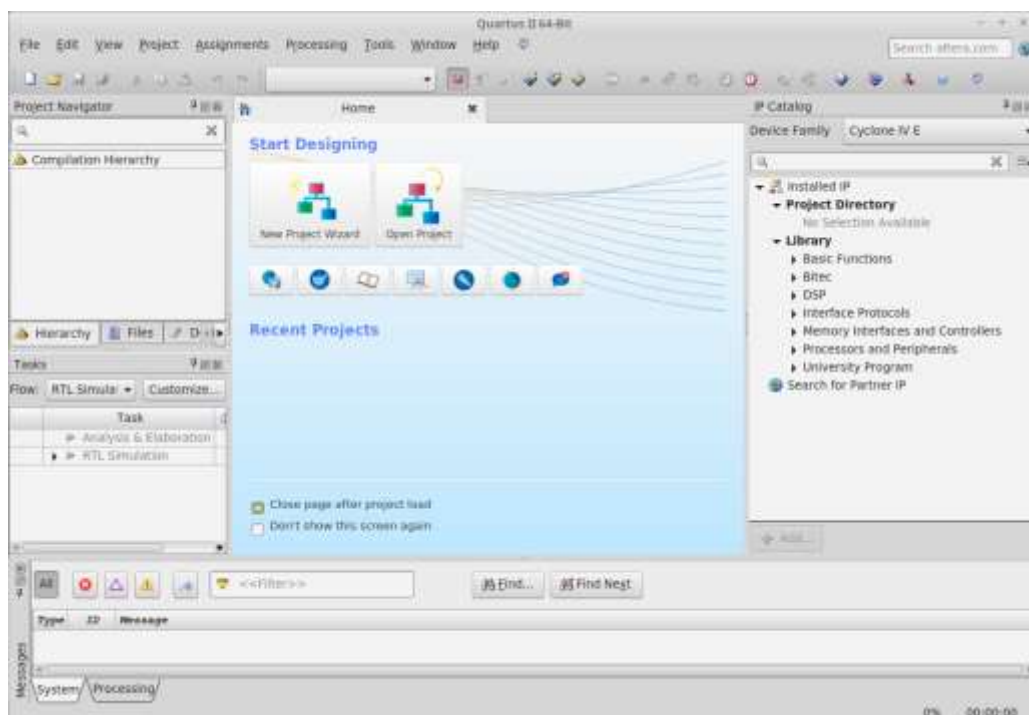
다음은 설치 요약입니다. Next 버튼을 눌러 설치를 시작합니다.



설치를 모두 마쳤다면 다음과 같은 화면이 나타납니다.



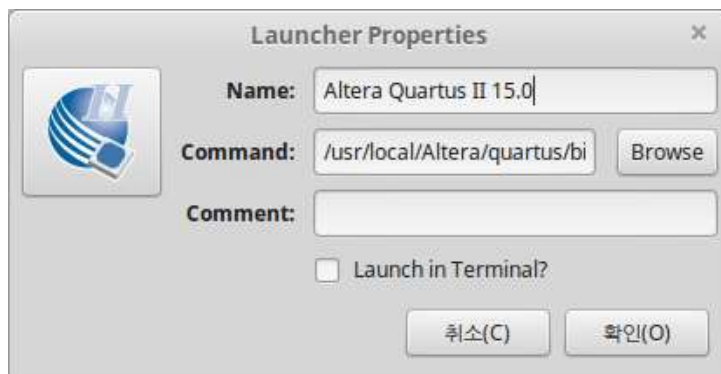
그 후 Finish 를 눌러 실행합니다. 아래와 같이 IDE 가 나타난다면 성공적으로 설치된 것입니다.



Linux 의 Quartus II 설치 파일은 메뉴를 정상적으로 등록하지 않습니다. 따라서 별도의 다른 방법으로 등록해야 합니다. 터미널을 열고 gnome3 환경이라면 alacarte, KDE 환경이라면 프로그램 실행기를 오른 클릭하고 프로그램 편집 메뉴를 실행하세요. mate 및 cinnamon 환경은 각각 mate-menu-editor, cinnamon-menu-editor 를 실행하시면 됩니다. 그 후 메뉴 명령 및 아이콘은 다음과 같이 지정합니다.

command (명령) : /usr/local/Altera/quartus/bin/quartus

아이콘 : /usr/local/Altera/adm/quartusii.png



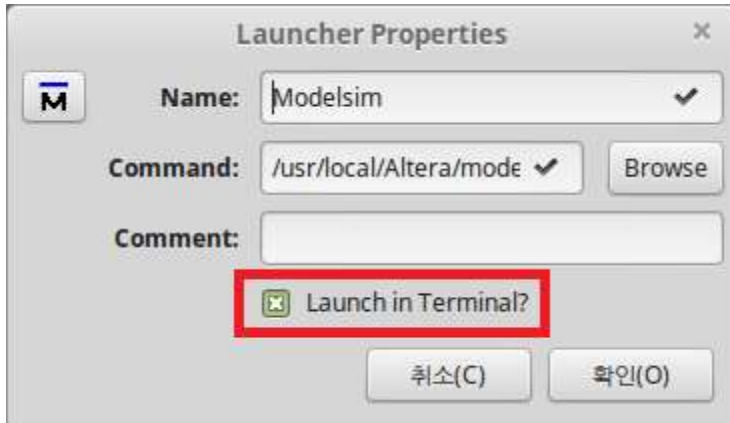
그 뒤 실행기를 확인하시면, 등록된 위치에 Quartus II 가 등록되었음을 알 수 있습니다.



마찬가지로 ModelSim 역시 다음과 같이 등록합니다.

command (명령) : /usr/local/Altera/modelsim_ase/bin/qhsim

아이콘 : /usr/local/Altera/modelsim_ase/tcl/bitmaps/m.gif

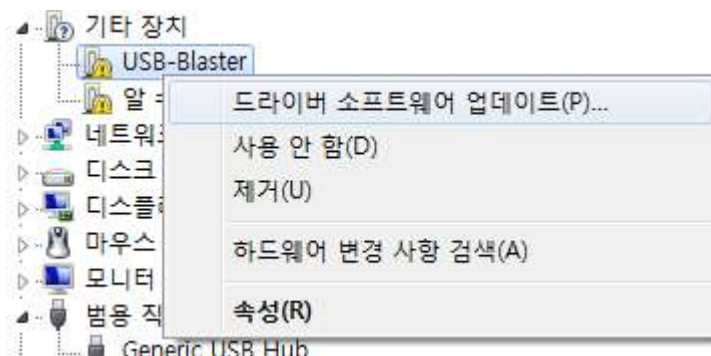


5 드라이버 설치

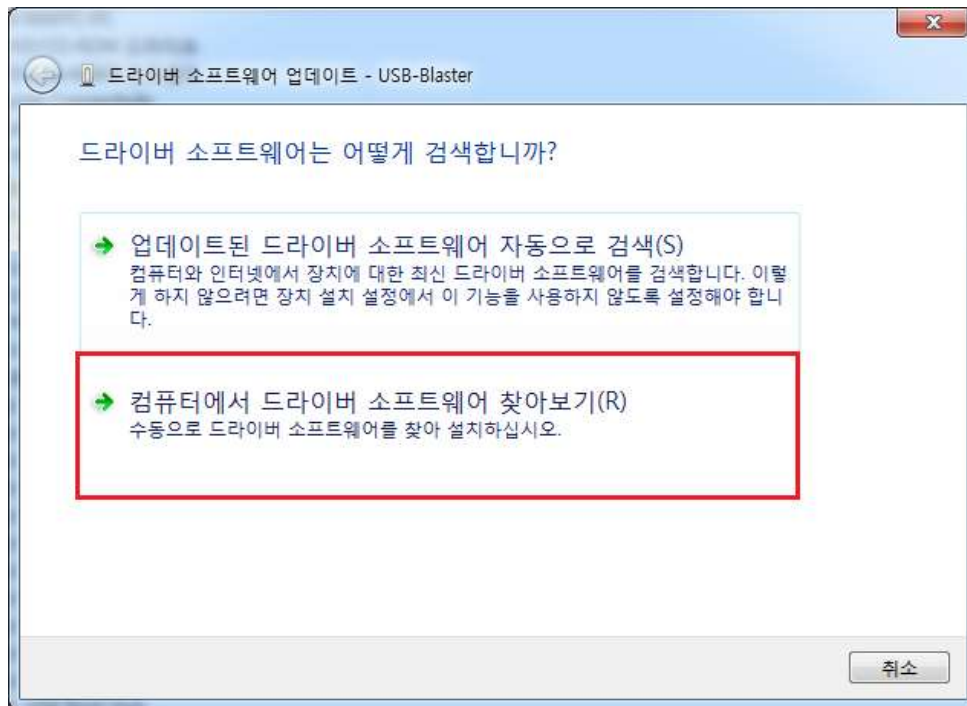
Windows / Linux 모두 드라이버 문제가 있을 수 있습니다. 모두 FM-USBBLASTER 를 연결하고 다음 단계를 실행합니다.

<Windows>

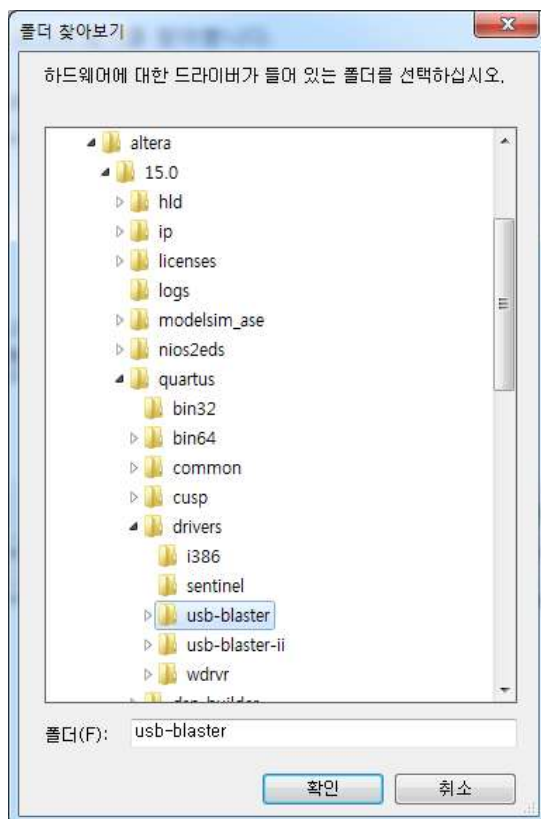
장치 관리자를 열고 기타 장치 -> USB-Blaster를 오른 클릭한 후, 드라이버 소프트웨어 업데이트 명령을 실행합니다.



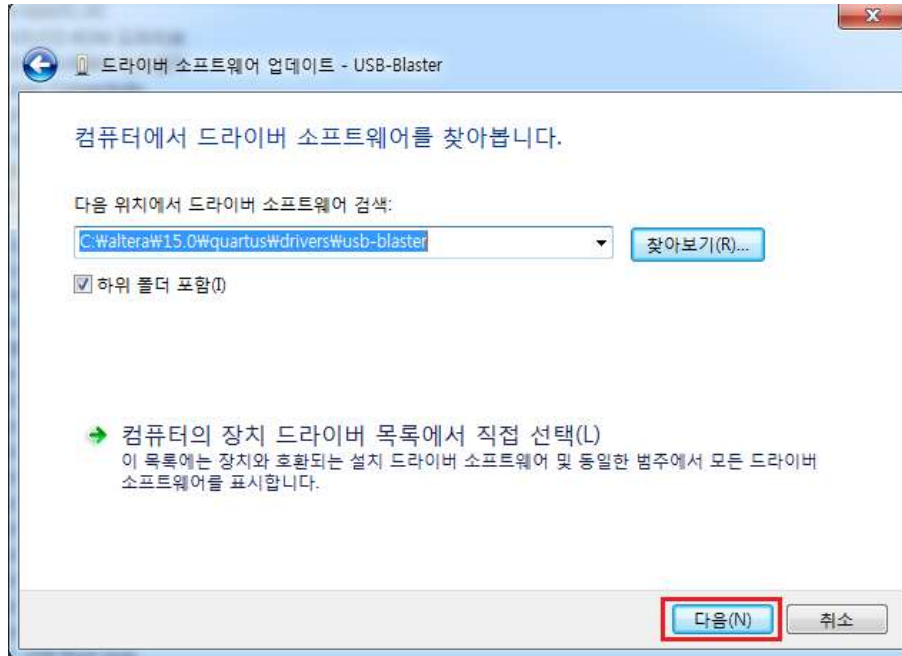
다음 대화상자에서는 [컴퓨터에서 드라이버 소프트웨어 찾아보기]를 선택합니다.



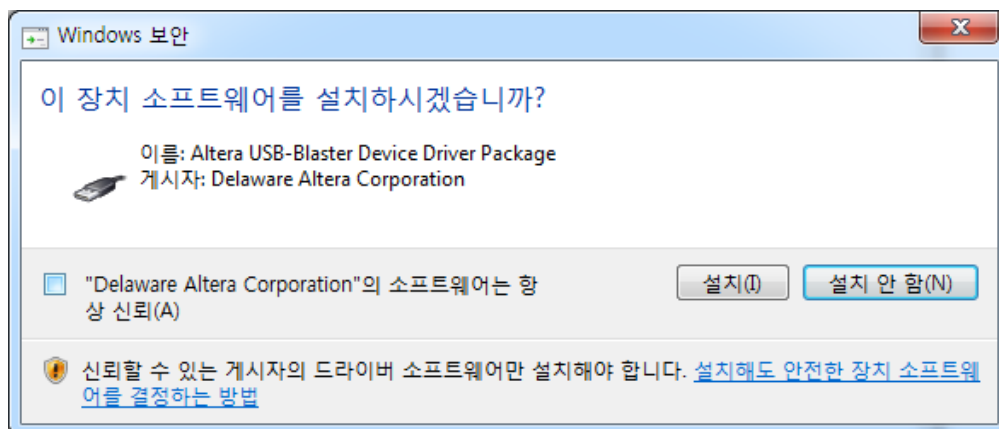
잠시 후, 드라이버 찾아보기 대화상자에서 [찾아보기] 버튼을 누른 뒤, 다음 경로를 찾아 갑니다. [Quartus 설치 디렉터리\15.0\quartus\drivers\usb-blaster]



그 뒤, 다음 버튼을 눌러 설치를 진행합니다.



Windows 보안 경고 창이 나타난다면, 설치를 눌러 설치를 진행합니다.



설치가 끝나면, FM-USBBLASTER 를 사용할 수 있습니다.

<Linux>

자료실에 있는 FM-USBBLASTER용 Linux 드라이버를 내려받아 설치합니다.

다운로드 링크: http://newtc.co.kr/dpshop/bbs/board.php?bo_table=m43&wr_id=8

설치 방법:

1. 파일의 압축을 풉니다. (GUI, CLI 모두 상관 없습니다)
2. 터미널을 이용하여 압축을 푼 경로로 진입합니다.
3. 다음 명령을 실행합니다.

```
./install.sh
```

6 첫 Quartus II 실행

Linux의 경우, 첫 실행이 제대로 되지 않을 때, 터미널을 이용하여 `/usr/local/Altera/quartus/bin/quartus` 를 실행하면 `libpng12.so.0` 오류로 실행되지 않을 수 있습니다. 다음을 설치하면 해결됩니다.

Fedora: `sudo yum install libpng.x86_64 (64-bit)`

`sudo yum install libpng (32-bit)`

`sudo yum install libc.i686 libfreetype6.i686 libsm6.i686 libxrender1.i686 libfontconfig.i686`

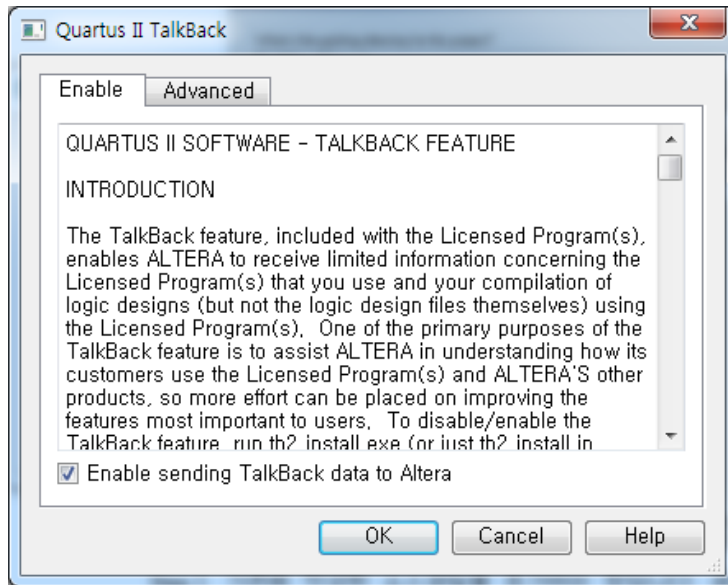
`libxext6.i686 libxft2.i686 libncurses5.i686`

Ubuntu: `sudo apt-get install ia32-libs`

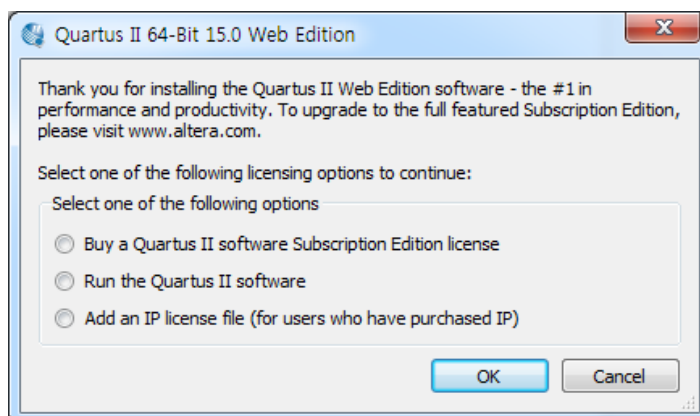
64비트 Fedora 는 문제 발생시 메뉴의 실행 명령을 다음과 같이 바꿔주시기 바랍니다.

`/usr/local/Altera/quartus/bin/quartus --64bit`

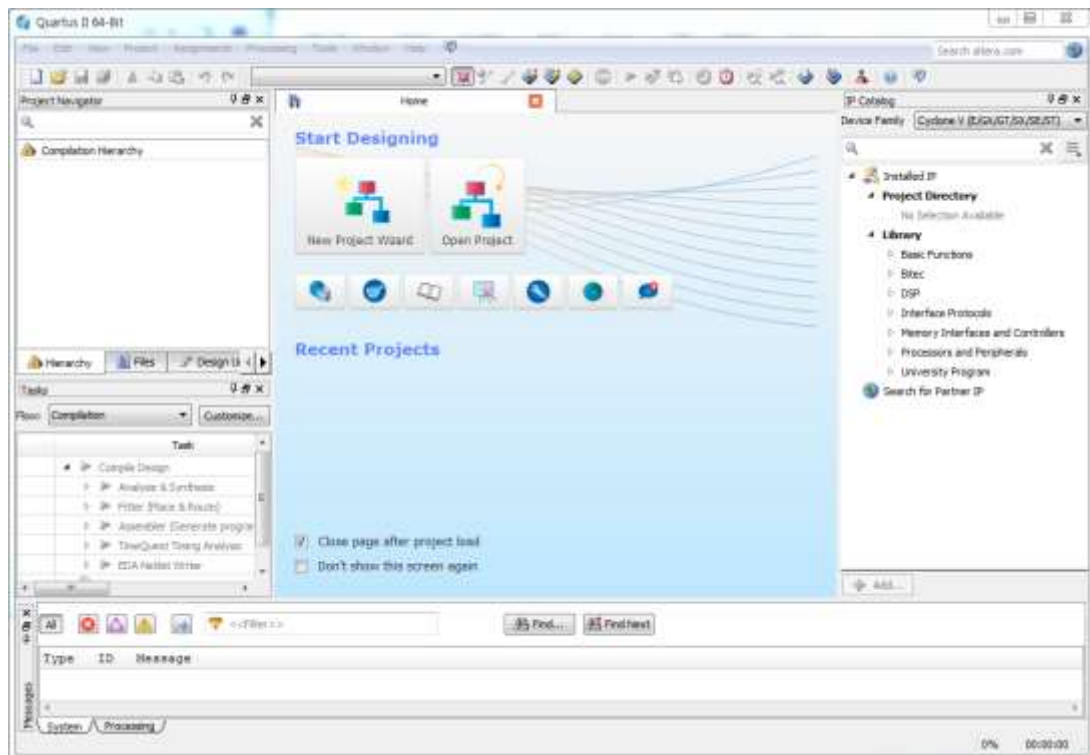
Linux 는 Quartus II 명령을 실행하고 Windows 는 시작 -> Altera [버전 정보] Web Edition -> Quartus II [버전 정보] Web Edition -> Quartus II [버전] 64-bit 를 실행합니다. 처음 Quartus II 를 실행하면 다음과 같은 대화상자가 나타납니다.



이 대화상자는 기능 개선 데이터를 Altera 측에 보낼지를 묻는 대화상자입니다. 자신의 사용자 경험(User Experience)이 공유되고 싶지 않으신 분은 위의 “Enable sending Talkback data to Altera” 체크 박스를 해제하시고 OK 버튼을 누르십시오.

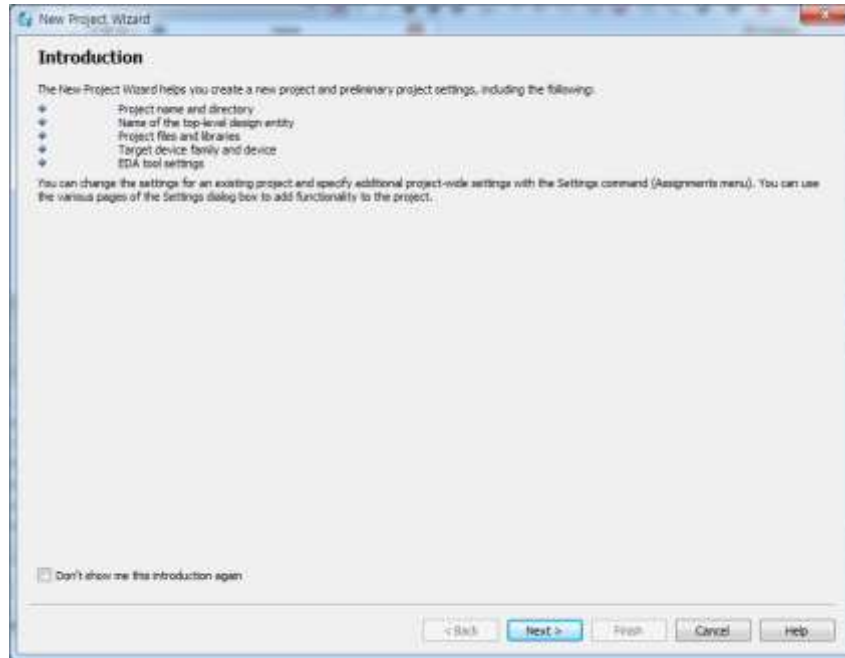


다른 대화상자는 프로그램의 라이선스에 관한 내용입니다. [Run the Quartus II software]를 체크하고 OK 버튼을 누르십시오. 그 후 프로그램을 다시 실행합니다. 아래처럼 나오면 성공입니다.

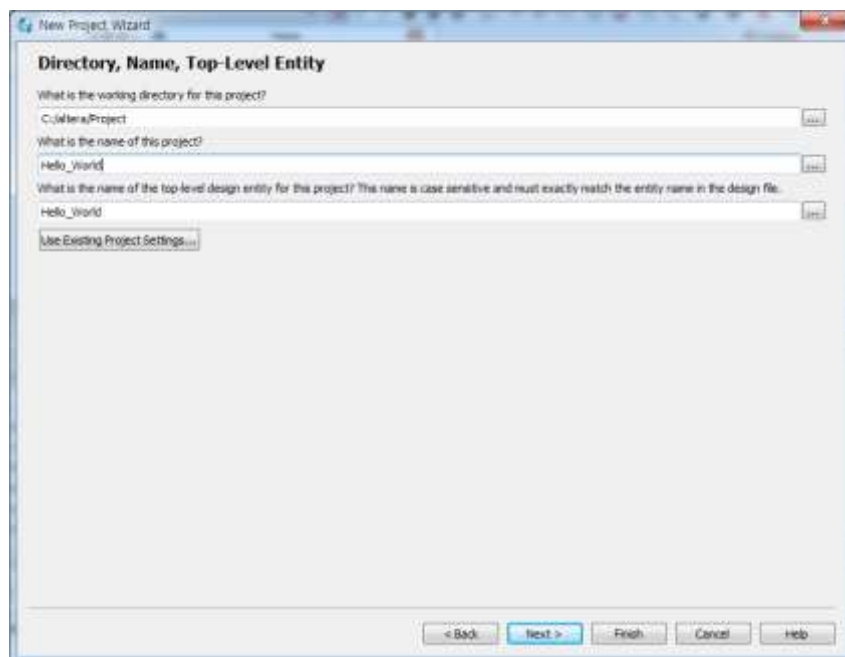


7 FPGA 개발을 위한 프로젝트 생성하기

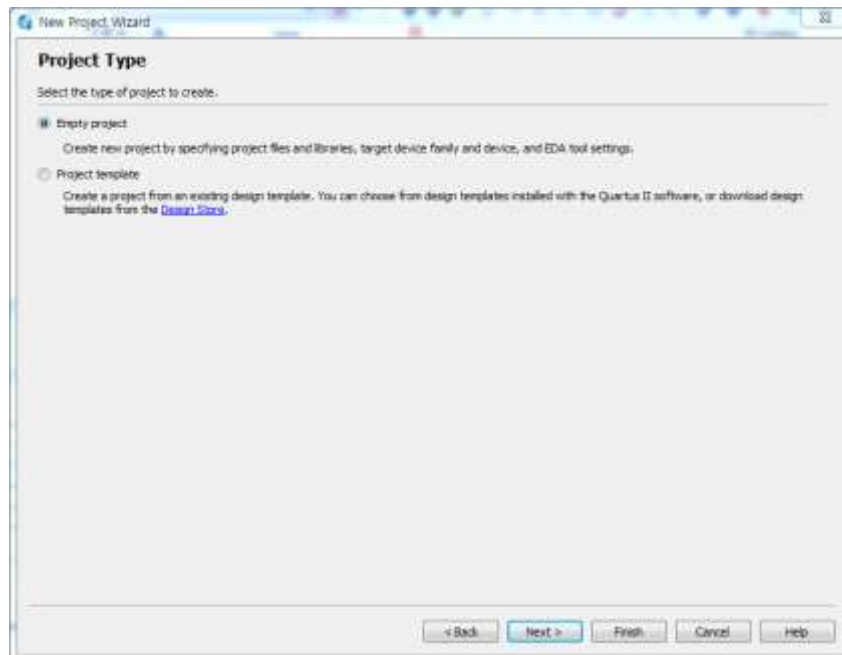
Step 1. Quartus II 를 실행하고 File > New Project Wizard 를 클릭하면 아래와 같은 창이 나옵니다. Next 버튼을 클릭합니다.



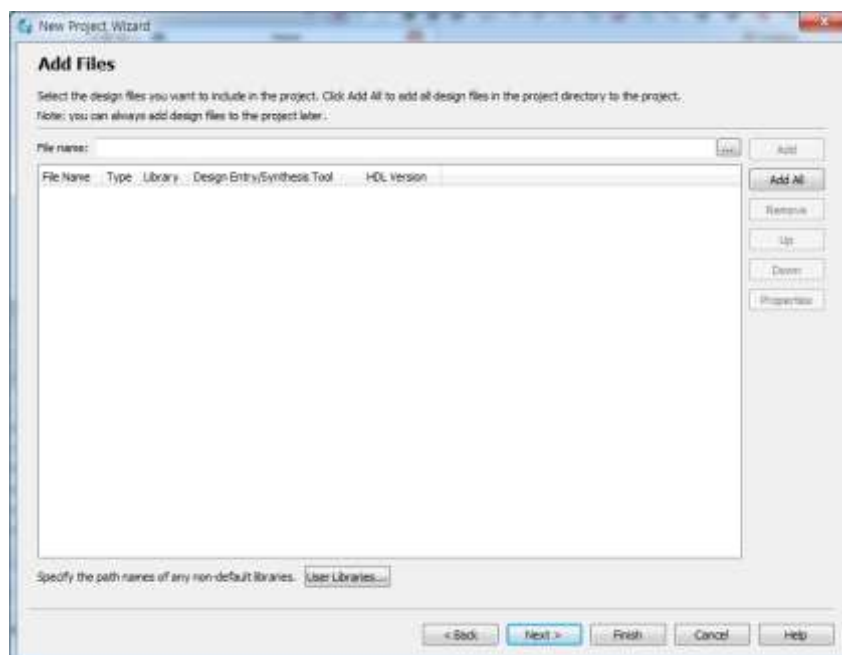
Step 2. 프로젝트 폴더와 프로젝트 명을 쓰고 Next 를 클릭합니다. 폴더명과 프로젝트명에는 한글과 공백문자가 없도록 합니다.



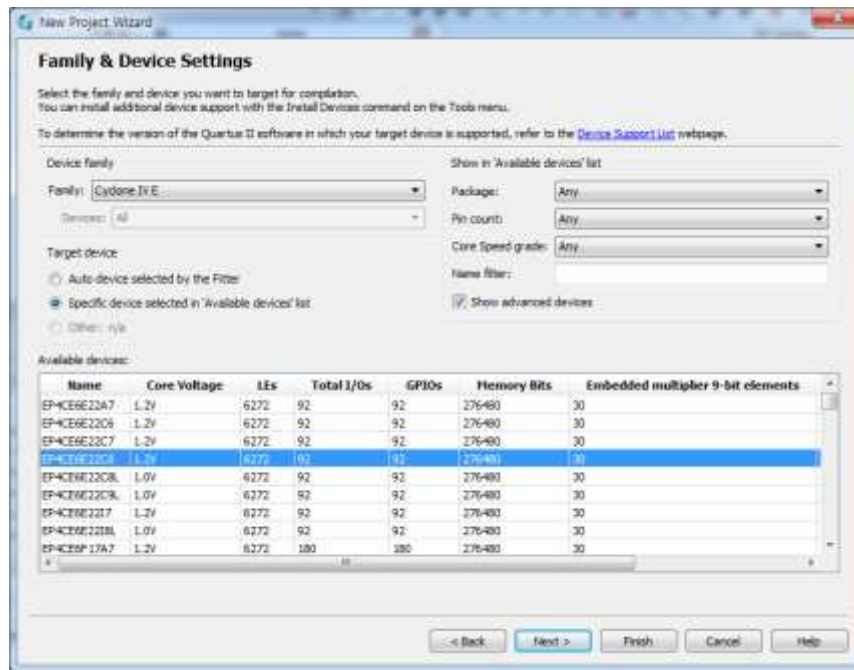
Step 3. 프로젝트 유형을 선택합니다. Empty project 를 선택하고 Next 버튼을 누릅니다.



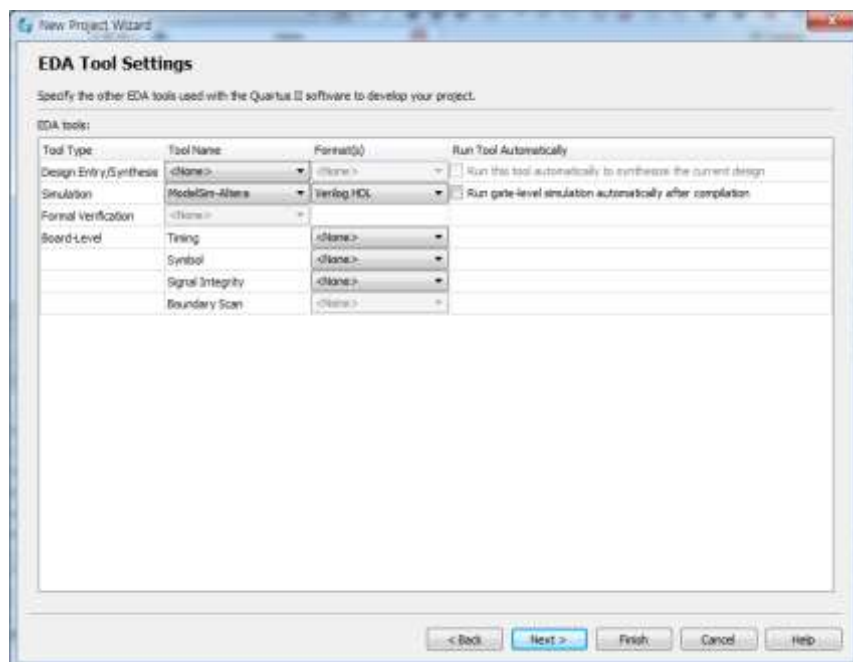
Step 4. 기존에 작성된 소스파일을 추가하는 창입니다. 새로운 프로젝트를 생성하는 것이기 때문에 파일을 추가하지 않고 Next를 클릭합니다



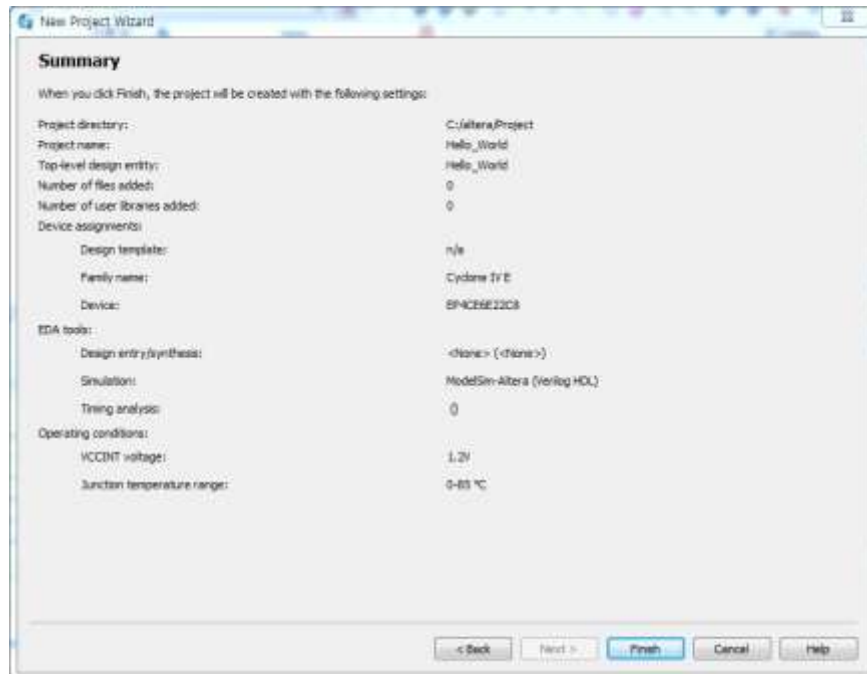
Step 5. 다음은 디바이스를 선택하는 화면입니다. 사용하고자 하는 FPGA 칩을 선택합니다. FM-CYCLONE4E 모듈을 사용하시는 경우 EP4CE6E22C8을 선택하시면 됩니다. Next 버튼을 클릭합니다.



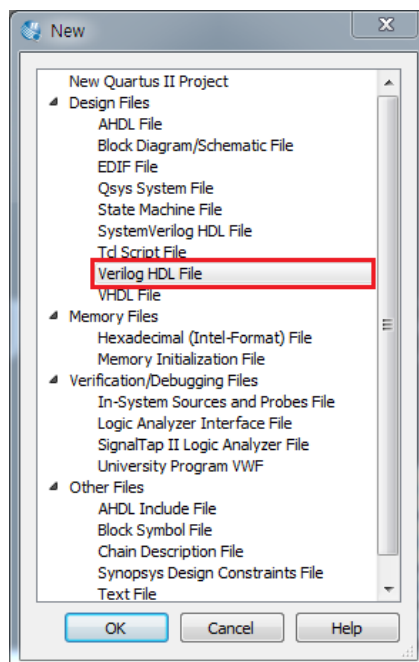
Step 6. EDA 툴 설정입니다. Simulation 설정을 ModelSim-Altera 로, Format(s) 를 Verilog HDL 로 설정합니다. 그 후 Next를 클릭합니다.



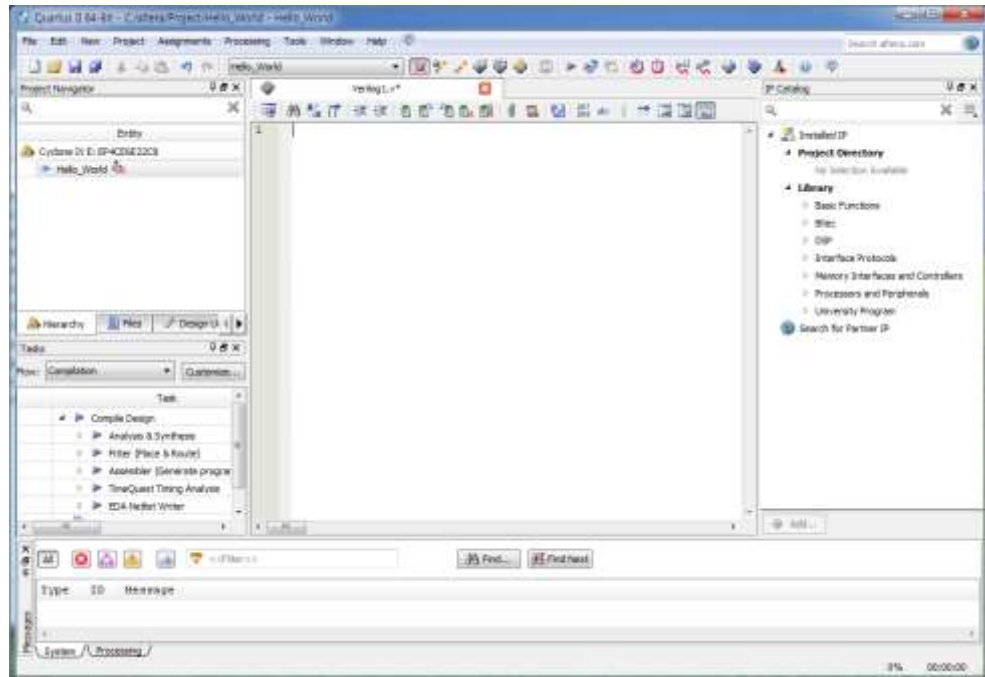
Step 7. 프로젝트 설정이 완료되었습니다. 지금까지 설정한 프로젝트의 결과를 클릭합니다. Finish 버튼을 클릭하여 프로젝트를 생성합니다.



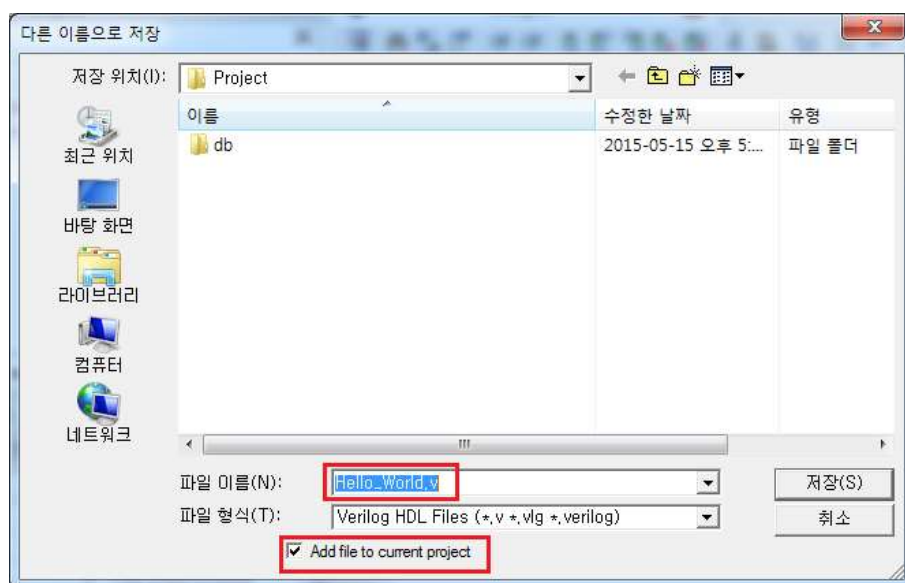
Step 8. File > New 를 클릭하면 새 파일 종류를 선택하는 창이 나타납니다. 본 교재는 Verilog HDL 을 사용합니다. 파일 종류에서 Verilog HDL File 을 선택합니다.



Step 9. 아래와 같이 새 소스 편집 창이 뜹니다. 이 상태에서 File -> Save 를 클릭하거나 Ctrl + S 키를 눌러 저장합니다. 저장 창이 나타나지 않는다면 파일 내용을 약간 수정합니다.



Step 10. 아래와 같이 파일 저장 창이 기본 설정됩니다. Add file to current project 에 체크하고 파일 이름은 프로젝트와 동일한 이름으로 지정한 뒤, 저장합니다.



Step 11. 다음과 같이 소스를 작성합니다. 소스는 클럭을 카운트 하여 21번째 비트를 LED로 출력하는 것입니다. 소스를 작성한 후 Processing > Start Compilation 을 클릭하시거나  버튼을 클릭합니다.

LED 를 깜빡이는 소스코드

(Hello_World 는 프로젝트 명으로 수정되어야 합니다)

```
`timescale 1ns/10ps

module Hello_World (clk, reset, board_led);

    input          clk, reset;
    output [7:0]    board_led;

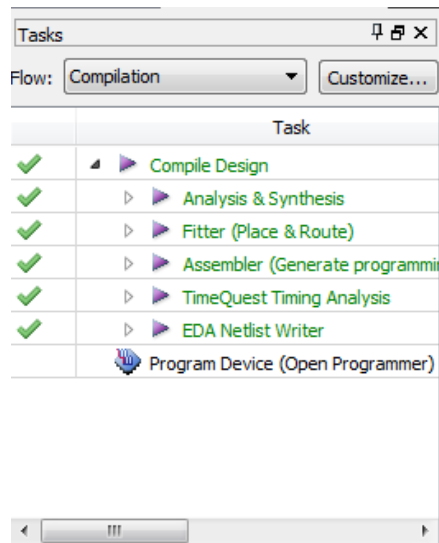
    reg            [7:0]  board_led;
    reg            [31:0] clk_count;

    always @(posedge clk)
        if(!reset)
            clk_count <= 0;
        else
            clk_count <= clk_count+1;

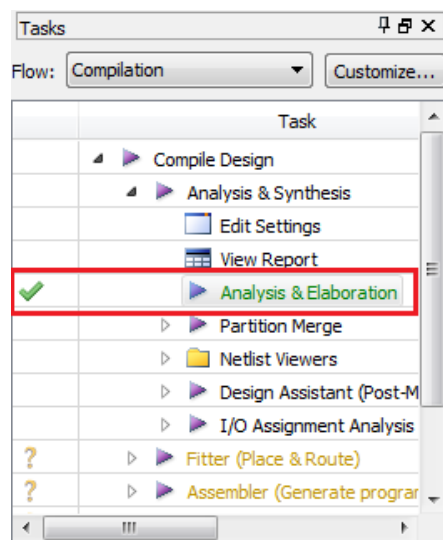
    always @(posedge clk)
        if(!reset)
            board_led <= 0;
        else
            board_led <= clk_count[29:22];

endmodule
```

Step 12. 컴파일이 이상 없이 되었다면 왼쪽 아래가 다음과 같이 변경됩니다. 만약 에러가 발생했다면 Message 창에서 찾아서 에러를 수정합니다.



Step 13. Quartus II 14.0부터는 핀을 정하기 전에 Analysis & Elaboration 을 먼저 수행해야 합니다. 하지 않을 경우 핀맵이 기본값으로 고정되어 변경되지 않습니다. 왼쪽 Tasks의 Compile Design -> Analysis & Elaboration 을 더블 클릭하여 수행합니다. 실행 결과는 다음과 같습니다. (이미 수행한 경우는 오른쪽 클릭 -> Start Again 을 클릭합니다.)



Step 14. 다음으로 핀을 정해야 합니다. Assignments > Pin Planner 를 클릭하시면 아래와 같이 창이 나타납니다. 소스에 선언했던 포트들이 아래 그림과 같이 나타나게 됩니다.

Node Name	Direction	Location	I/O Bank	VREF Group	I/O Standard
in clk	Input				3.3-V LVC MOS
out module_led[7]	Output				3.3-V LVC MOS
out module_led[6]	Output				3.3-V LVC MOS
out module_led[5]	Output				3.3-V LVC MOS
out module_led[4]	Output				3.3-V LVC MOS
out module_led[3]	Output				3.3-V LVC MOS
out module_led[2]	Output				3.3-V LVC MOS
out module_led[1]	Output				3.3-V LVC MOS
out module_led[0]	Output				3.3-V LVC MOS
in reset	Input				3.3-V LVC MOS
<<new node>>					

Location 에는 실제 보드 상에 연결되어 있는 핀 번호를 입력합니다. I/O Standard 는 전압 관련 설정을 합니다. 본 개발 보드의 경우 회로도 상에 아래와 같이 핀 이 연결되어 있습니다.

FM-CYCLONE4E 모듈의 핀 배치

노드	핀 배치	I/O Standard
clk	PIN_23	3.3-V LVC MOS
board_led[7]	PIN_141	3.3-V LVC MOS
board_led[6]	PIN_137	3.3-V LVC MOS
board_led[5]	PIN_136	3.3-V LVC MOS
board_led[4]	PIN_135	3.3-V LVC MOS
board_led[3]	PIN_133	3.3-V LVC MOS
board_led[2]	PIN_132	3.3-V LVC MOS
board_led[1]	PIN_129	3.3-V LVC MOS
board_led[0]	PIN_128	3.3-V LVC MOS
reset	PIN_98	3.3-V LVC MOS

핀 설정 완료 후 저장하고 창을 닫습니다.

Step 15. 핀 설정을 하였기 때문에 **Start Compilation** 을 클릭하여 컴파일을 다시 합니다.

8 FPGA 보드에 다운로드하기

합성을 마친 후 FPGA에 다운로드를 하여 동작을 확인하게 됩니다. FPGA에 직접 다운로드 하는 방법과 루에 다운로드를 한 후 FPGA에서 읽어가서 실행할 수 있도록 하는 방법이 있습니다.

JTAG을 이용하여 FPGA에 직접 다운로드 하는 방식은 빠르고 간편하지만 휘발성이기 때

문에, 전원이 꺼지면 다운로드 했던 바이너리가 소멸됩니다.

Active Serial을 이용하여 롬에 다운로드 하는 방식은 속도가 느린 단점이 있지만 전원을 꺼도 데이터가 보존되는 장점이 있습니다.

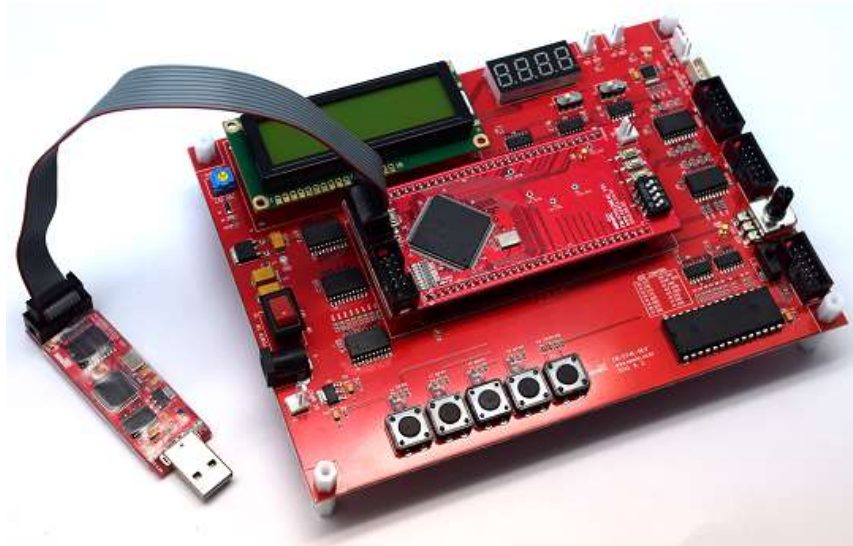
개발 중에는 JTAG 을 사용하여 임시로 다운로드하여 테스트 하고 개발이 완료된 후에는 롬에 다운로드 하는 것이 편리합니다.



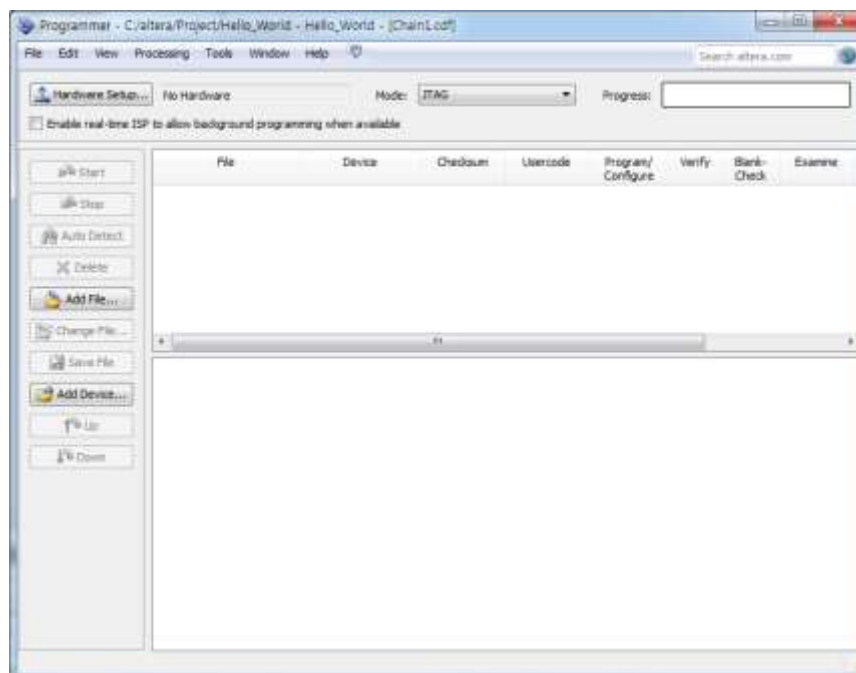
4.1 에서는 JTAG 를 이용하여 다운로드 하는 방법에 대하여 설명하고 4.2에서는 Active Serial 을 이용하여 롬에 다운로드 하는 방법에 관하여 설명하겠습니다.

8.1 JTAG을 이용하여 다운로드하기

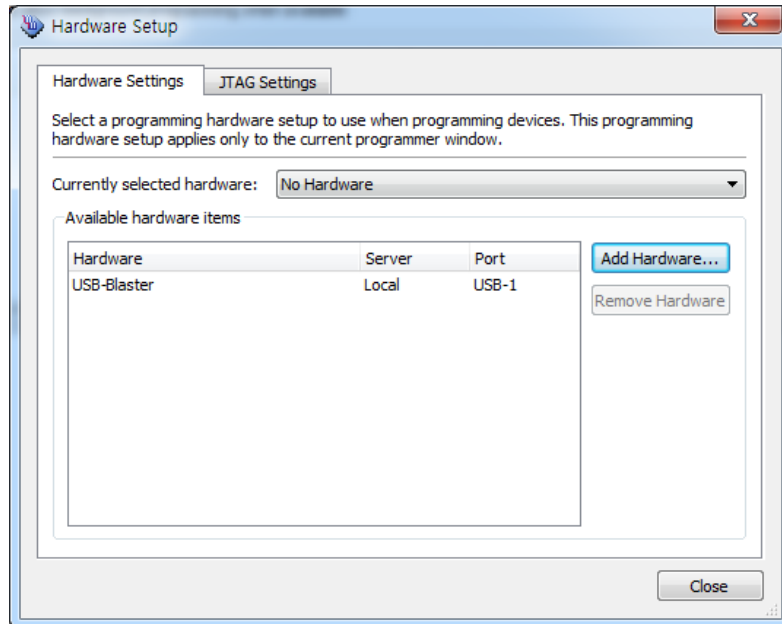
Step 1. 아래 그림과 같이 USBBlaster (FM-USBBMASTER) 를 JTAG 포트에 연결하고 PC의 USB 포트에 연결합니다.



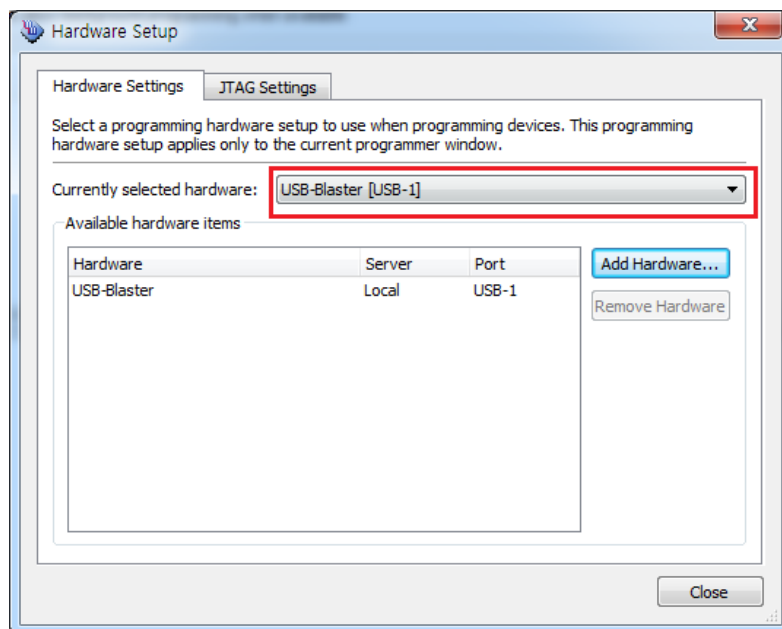
Step 2. Tools > Programmer 를 클릭하거나  아이콘을 클릭하여 프로그래머 창을 엽니다.



Step 3. 처음 설치하였을 경우 하드웨어가 잡히지 않았을 수 있습니다. 왼쪽 위편에 Hardware Setup 버튼을 클릭하면 아래와 같이 창이 나타납니다.

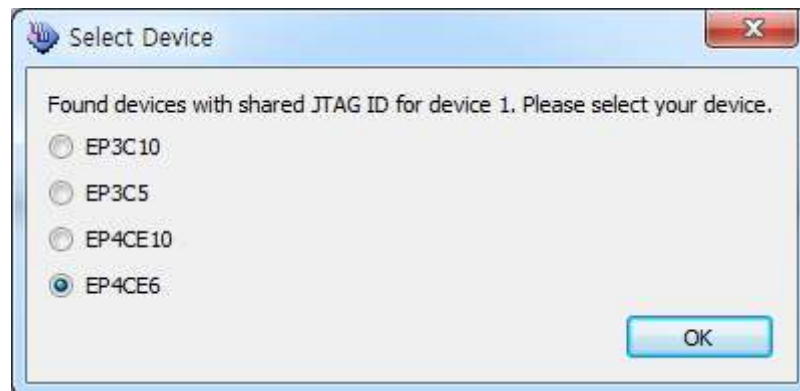


Step 4. 아래와 같이 Currently selected hardware 를 선택합니다.

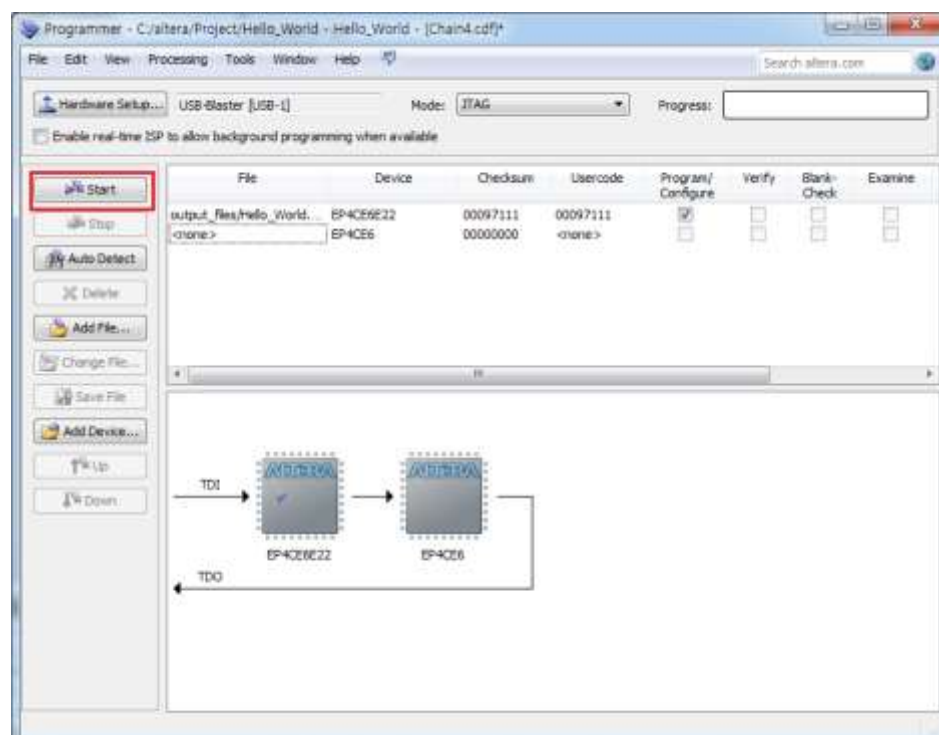


Step 5. 아래 그림과 같이 모드를 JTAG 으로 설정한 후 보드에 전원을 인가하고 하드웨어를 검색하기 위해서 왼쪽의 Auto Detect 버튼을 클릭합니다. 정상적으로 연

결되었다면 다음과 같은 장치 선택 창이 나타납니다 EP4C6 을 선택하고 OK 버튼을 누릅니다.



Step 6. 왼쪽의 Add File... 버튼을 클릭하면 다운로드 할 파일을 선택할 수 있습니다. [프로젝트 경로]\output_files\[프로젝트명].sof 파일을 선택한 후 Open을 클릭합니다. 그리고 아래 표시된 Program/Configure 를 클릭하여 선택합니다.



Step 7. 왼쪽 Start 버튼을 클릭하면 FPGA 에 프로그램을 하게 됩니다. 프로그램이 완료 되면 FPGA 모듈의 LED가 깜빡이게 됩니다.

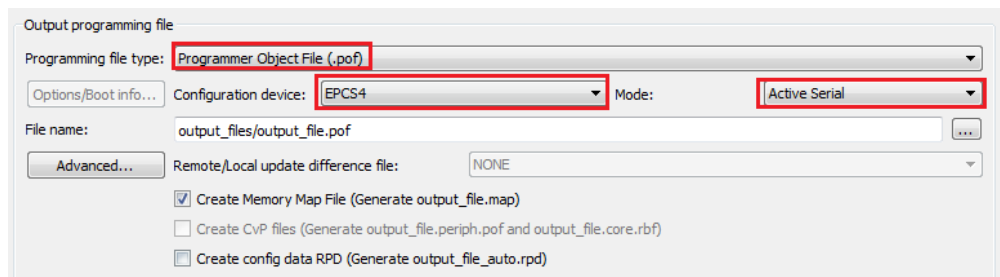
8.2 Active Serial을 이용하여 롬에 다운로드하기

Step 1. USB Blaster(FM-USBBLASTER) 를 FPGA 보드의 Active Serial 포트에 연결하고 반대쪽은 PC의 USB 포트에 연결합니다.

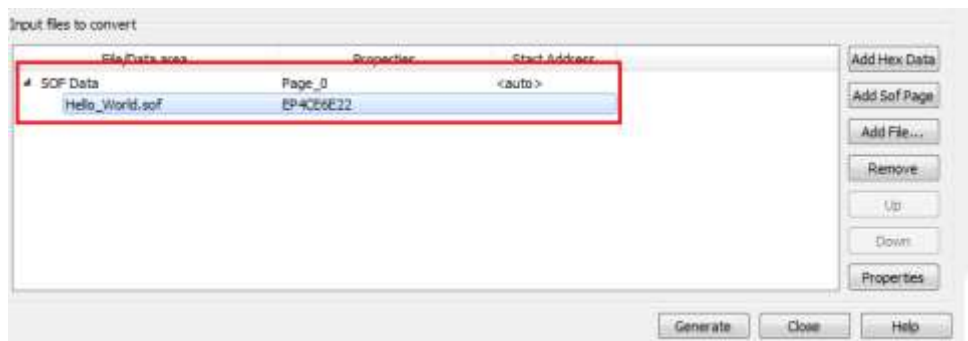
4.1 절의 Step 5 까지 진행한 후 아래 스텝으로 넘어갑니다.

Step 2. File -> Convert Programming File 을 클릭합니다. 다음 대화 상자에서 Generate 를 클릭합니다.

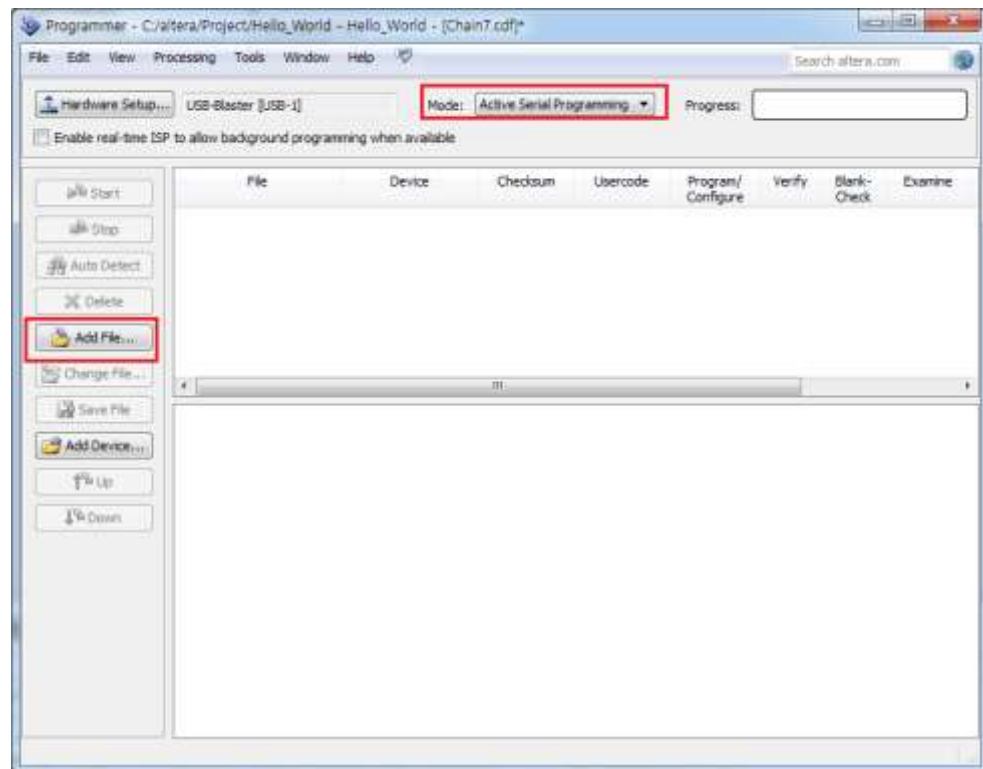
Step 3. 대화상자의 Output programming file 을 다음과 같이 설정합니다.



Step 4. 대화상자의 SOF Data 를 클릭하고 옆의 Add File... 버튼을 클릭합니다. 만들어진 sof 파일을 선택하고 Open을 클릭합니다. 대화 상자가 다음 그림과 같이 바뀌었는지 확인하신 후, Generate 버튼을 클릭합니다.



Step 5. 아래 그림과 같이 모드를 Active Serial Programming 으로 변경합니다. 그리고 Add File 을 클릭하여 프로젝트명.pof 파일을 선택합니다.



Step 6. Program/Configure 를 클릭하여 선택한 후 보드에 전원을 공급한 상태에서 Start 버튼을 클릭하면 다운로드가 진행됩니다. 다운로드가 완료된 후 부터는 전원이 꺼졌다가 켜져도 다운로드 한 프로그램이 자동으로 동작하게 됩니다.

