

본 프로그램에 관한 문의 사항은 아래 이메일로 연락 바랍니다.

davidryu1@yahoo.co.kr

CompRaza

마이크로 스트립 라인의 임피던스 계산

필요한 임피던스를 맞추기 위한
PCB의 두께 계산해 내기
(소스코드 포함)

본 프로그램에 관한 문의 사항은 아래 이메일로 연락 바랍니다.

davidryul@yahoo.co.kr

CompRaza

제목 : 마이크로 스트립에서의 Line Impedance 구하는 법

1. 정의

마이크로 스트립 라인의 특성 임피던스는 V/I 의 비이며 이는 Unique하지 않다. 이를 이해하기 위해 서, dc 전압이 라인에 가해지고 dc 전류가 흐르고 있다고 가정한다. 이 때, 스트립의 접지평면으로부터 전계의 선적분과 스트립주위에서 구한 자계의 선적분은 선전압 V 와 선전류 I 에 관계된다. 여기에서,

$$\int E \cdot dl = V \dots\dots\dots(1)$$

$$\int H \cdot dl = I \dots\dots\dots(2)$$

(1), (2)에서는 서로 다른 path인 a, b를 가지고, 전압에 대해서 Unique한 값을 가지려면 선적분이 0이 라야 하는 데, 맥스웰 적분 형태를 사용해서 표현 될 수 있고, 이것은 자계와 관계된다. 자계와 전계가 서로 상관되어 있어서 Unique 하게 할 수 없고, 이 값은 Unique하지 않다. Single hybrid mode의 경우에만, 전압과 전류 정의들의 선택은 마이크로 스트립의 전송선 모델로 만드는 것이 유효하다. 분산 되는 마이크로스트립 라인의 특성 임피던스를 계산하는 것이 실용적인 방법이다.

2. 유전체

마이크로스트립 회로들에서 자주 쓰이는 물질들은 alumina, RT/duroid microwave laminates, gallium arsenide, sapphire 등이다. 국내에선 일반 회로에서는 FR-4, epoxy glass 등을 많이 쓰고, 고주파 마이크로 스트립 회로에서는 일반적으로 테플론(Teflon)이라고 하는 물질을 많이 쓴다.

Material	Dielectric Constant
alumina	8-10
RT/duroid [®] microwave laminates	2.23-2.33
GaAs	12.8
sapphire	9.4, 11.6
Teflon	2.5, 2.7, 3.2
FR-4, epoxy glass	4.3, 4.5, 4.8

표 1. 마이크로 스트립에서 자주 쓰이는 유전 물질과 유전상수값

3. 유전체의 취급 업체

타코닉 : 031-704-1858, 성남, www.4taconic.com

CMT

대덕 전자 : 031-481-8124

KEC : 031-491-9866

태성 전자 : 032-816-7160

한성 디지털 : 032-581-5375, www.hsdigitec.co.kr

인터렉스 : 02-569-2871

본 프로그램에 관한 문의 사항은 아래 이메일로 연락 바랍니다.

davidryul@yahoo.co.kr

CompRaza

4. 마이크로 스트립라인 임피던스 계산공식

마이크로 스트립라인을 사용하여 안테나까지의 전송라인을 디자인 할 때, 임피던스를 고려하지 않으면 반사손(return loss)가 커지게 되어, 다시 말해서 VSWR 값이 증가하므로 신호 전송이 제대로 되지 않고, 심할 경우 부품의 손상이나 시스템의 손상까지 일어날 수 있다. 이를 방지하기 위해서, 임피던스를 잘 계산하여 스트립라인의 두께를 결정하여야 한다. 아래에는 임피던스를 계산하는 공식에 관하여 적어 보았다.

임피던스 계산용 공식은 주파수를 고려한 고주파용 소자에 대한 공식(Dispersion analysis, over VHF like GHz)과 주파수를 고려하지 않은 공식(Quasi-static approximation, High frequency)이 있다. 주파수를 고려한 고주파용 소자에 대한 소자에 대한 공식은 이 보고서의 범위를 넘어서며, 조사된 공식은 본인이 확보하고 있으며 프로그램도 70% 정도 작성된 상태라서, 앞으로 필요하다면 좀 더 조사할 필요성이 있다. RF 관련해서는 권위있는 서적의 선정이 무엇보다 중요하며, 실제 값과의 실험을 통한 검증도 필요하다.

여기서는 주파수를 고려하지 않은 공식을 다루며, 필요한 경우는 두 가지 경우로 나눌 수 있다. 하나는 Height, 유전율, PCB 동박 두께, Trace width 등을 알 경우에 임피던스를 구하는 것이고, 다른 하나는 Height, 유전율, PCB 동박 두께, 임피던스 등을 알 경우 Trace의 Width를 구하는 것이다. 실제로, 디자인 할 경우 두 번째 경우를 많이 사용하게 되므로, 여기서는 두 번째 경우에 대한 프로그램을 작성하였다. 무엇보다도 주의할 것은 이를 기반으로 마이크로 스트립 라인을 만들고 제작한 후, 네트워크 에널라이저를 사용하여 실제 임피던스를 측정하고, 시뮬레이션에서 고려되지 않은 요소가 있으므로, 그에 맞는 매칭회로를 구성해 주어야 한다는 것이다. 그림 1은 마이크로 스트립의 구조도이다.

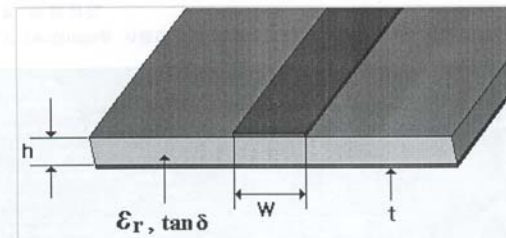


그림 1. 마이크로스트립 구조도

임피던스를 구할 때,

$$Z_0 = \frac{59.9985}{\sqrt{\epsilon_{eff}}} \ln \left\{ \frac{h}{W} [6 + (2\pi - 6)e^{-A}] + \sqrt{1 + (2h/W)^2} \right\} \quad \dots\dots\dots(3)$$

$$\text{where, } A = (30.666h/W)^{0.7528} \quad \dots\dots\dots(4)$$

$$\epsilon_{eff} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} (1 + 10h/W)^{-ab} \quad \dots\dots\dots(5)$$

$$\text{where, } b = 0.564 \left(\frac{\epsilon_r - 0.9}{\epsilon_r + 3} \right)^{0.053} \quad \dots\dots\dots(6)$$

본 프로그램에 관한 문의 사항은 아래 이메일로 연락 바랍니다.

davidryul@yahoo.co.kr

CompRaza

$$a = 1 + (1/49) \ln \left(\frac{(W/h)^4 + (W/52h)^2}{(W/h)^2 + 0.432} \right) + (1/18.7) \ln(1 + (W/18.1h)^3) \quad \dots(7)$$

Width(W)를 구하는 역 상황의 문제의 경우,

i) $Z_0 \leq 44 - 2\epsilon_r$:

$$\frac{W}{h} = \frac{2}{\pi} \left\{ B - 1 - \ln(2B - 1) + \frac{\epsilon_r - 1}{2\epsilon_r} \left[\ln(B - 1) + 0.293 - \frac{0.517}{\epsilon_r} \right] \right\} \quad \dots(8)$$

$$\text{where, } B = \frac{377\pi}{2Z_0\sqrt{\epsilon_r}} \quad \dots(9)$$

$Z_0 \geq 44 - 2\epsilon_r$:

$$\frac{W}{h} = \frac{8e^\eta}{e^{2\eta} - 2} \quad \dots(10)$$

$$\text{where, } \eta = \sqrt{\frac{\epsilon_r + 1}{2} \frac{Z_0}{60} + \frac{\epsilon_r - 1}{\epsilon_r + 1} \left(0.226 + \frac{0.12}{\epsilon_r} \right)} \quad \dots(11)$$

5. 소스코드 및 실행화면

사용 언어는 C Language를 사용하며, 컴파일러는 Turbo C 2.0을 사용하였습니다. 별첨 1 참조.

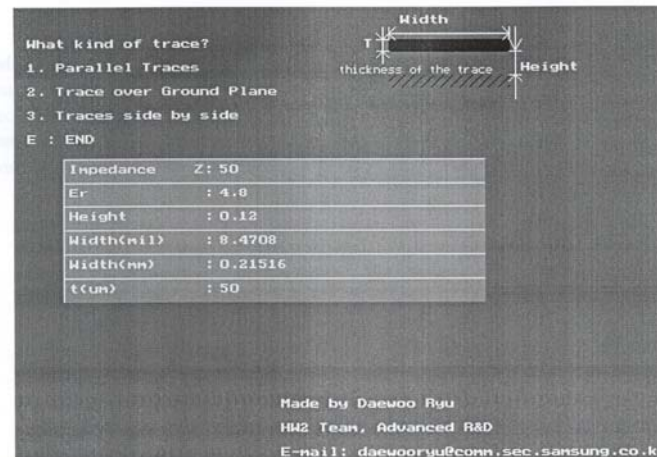


그림 2. 마이크로스트립 임피던스계산용 프로그램 실행 화면

본 프로그램에 관한 문의 사항은 아래 이메일로 연락 바랍니다.
davidryul@yahoo.co.kr

CompRaza

6. 다른 상용 툴과의 값 비교

	상대 유전율	Height	t(Trace 두께)	Trace Width	Impedance (Z_0)
대덕 전자 자체 시뮬레이션	4.8	0.12 mm	50 μm	216.00 μm 8.50 mil	50 Ω
영국 CITS25 시뮬레이션	4.8	0.12 mm	50 μm	182.30 μm 7.18 mil	50 Ω
새로 제작한 툴 시뮬레이션	4.8	0.12 mm	50 μm	215.16 μm 8.47 mil	50 Ω

7. 추천하는 사용 용도

RF 회로가 첨가된 경우, 임피던스 매칭을 고려하여 PCB를 디자인하여야 할 때, 이 툴을 사용하면 임피던스 매칭을 위한 Trace의 Width를 쉽게 구할 수 있어서 업체의 시뮬레이션 데이터를 요청할 시간을 단축할 수 있고, 비교 데이터로 활용할 수 있다.

8. 후기

영국 CIT25의 시뮬레이션 결과와는 조금 차이가 있지만, 대덕의 시뮬레이션 데이터와는 상당히 유사하다는 것을 알 수 있다. 앞으로, 필요하다면 GHz 대역에서 주어진 주파수 대역에서 정확한 PCB Trace의 Width를 구하는 프로그램으로 업그레이드 하면 좋을 것이다.

9. Reference

- [1] David H. Schrader, *Microstrip Circuit Analysis*, Washington State University, pp. 26-41, 1995.
- [2] Pieter L.D. Abrie, *Design of RF and Microwave Amplifiers and Oscillators*, Artech House Boston-London, pp. 118-122, 1999.

본 프로그램에 관한 문의 사항은 아래 이메일로 연락 바랍니다.

davidryu1@yahoo.co.kr

CompRaza

본 프로그램은 개인용으로 사용할 경우는 자유로운 사용 및 배포에 관하여 라이선스를 무료로 허가합니다. 단, 본 프로그램을 기반으로 다시 프로그램을 제작하시거나 회사에서 사용하시는 경우는,

반드시 제 E-mail (davidryu1@ yahoo.co.kr)을 원제작자로 표기하셔야 합니다.

프로그램을 다시 윈도우용으로 개발하시고자 하시거나 좀 더 나은 프로그램으로 발전시키고 싶으신 분은 이메일로 연락 주시기 바랍니다.

2005. 7.24.

저자 씀