

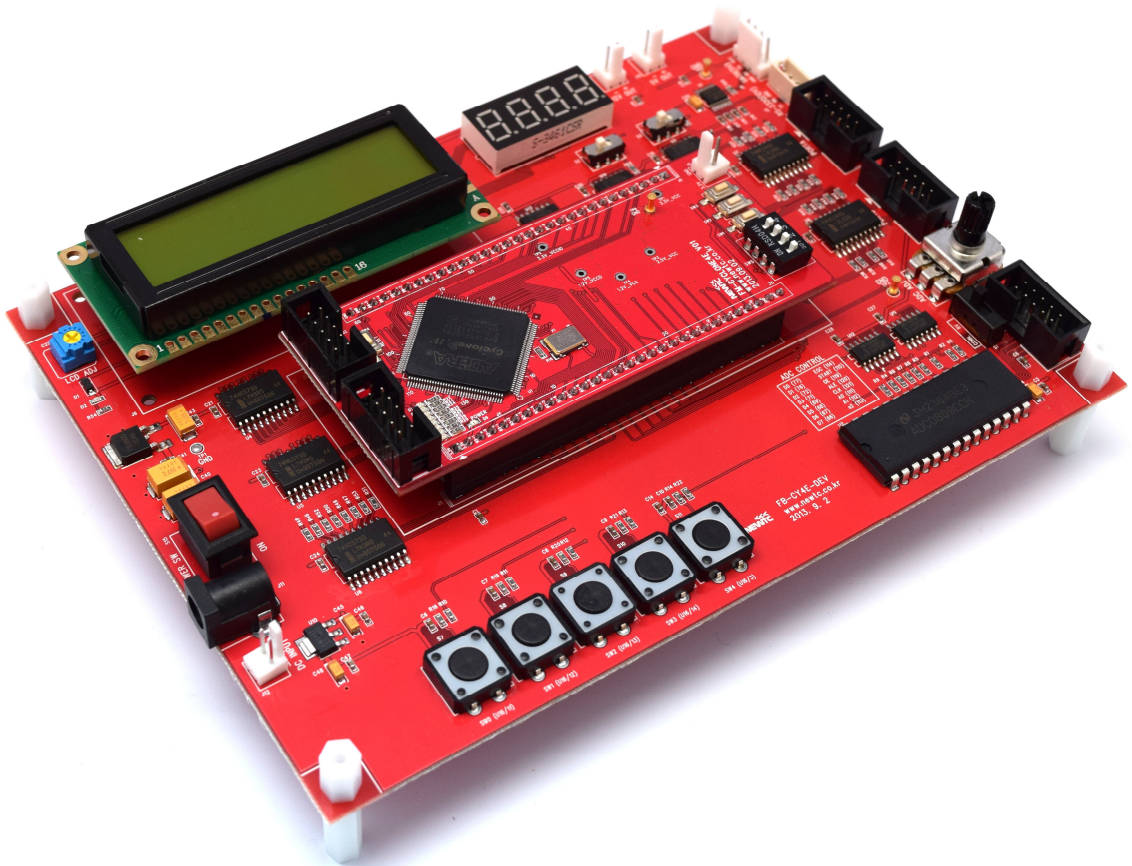
FPGA 개발 키트 (FB-CY4E-DEV) 매뉴얼

(주) 뉴티씨 (NEWTC)

<http://www.newtc.co.kr>

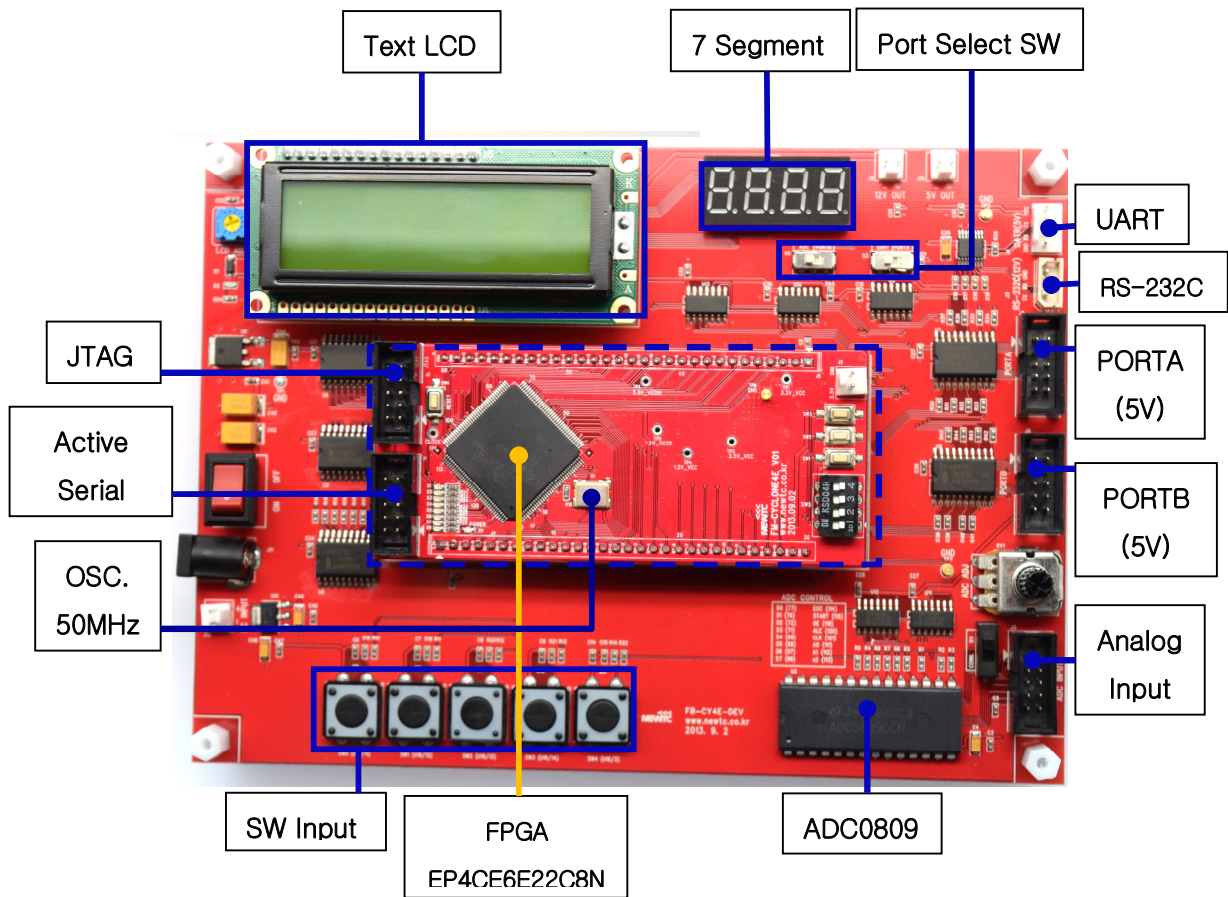
1. FB-CY4E-DEV (FPGA 개발 키트) 소개

- ◆ ALTERA 사의 FPGA(EP4CE6E22C8N)를 이용한 개발보드 입니다.
- ◆ USB 블래스터(FM-USBBLASTER) 를 이용하여 프로그램을 다운로드 가능
- ◆ LCD, FND(7-Segment), 스위치 등 입출력 장치 포함
- ◆ 8 bit ADC(ADC0809)를 내장하여 아날로그 신호 입력 가능
- ◆ MAX232C호환 칩이 내장되어 RS-232C($\pm 12V$) 또는 UART(TTL/5V레벨) 통신 가능
- ◆ 외부 전원 12V 입력, 메인보드는 5V 단일 전원, FPGA모듈은 3.3V 전원 사용
- ◆ 외부 연결 커넥터를 이용하여 (주)뉴티씨 사의 확장 보드들을 사용 가능

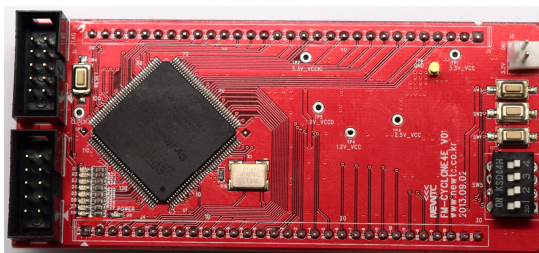


FPGA 개발 키트 FB-CY4E-DEV

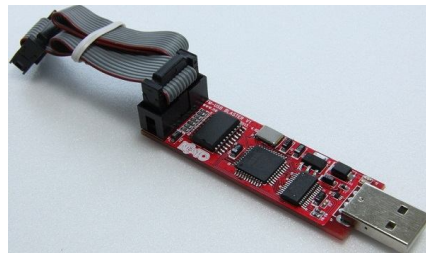
2. FB-CY4E-DEV (FPGA 개발 키트) 구성도



FB-CY4E-DEV 하드웨어 구성도



FPGA Cyclone4E 모듈
(FM-CYCLONE 4E)



다운로드 케이블
(FM-USBBLASTER V01)

3. H/W 장치 핀 번호

3.1 Character LCD 핀 번호

LCD Data 입출력 핀 번호

Data[7]	Data[6]	Data[5]	Data[4]	Data[3]	Data[2]	Data[1]	Data[0]
100	60	59	58	55	85	83	80

LCD Control 출력 핀 번호

Enable	R/W	RS
106	105	104

Enable Enable signal for LCD

R/W Read/Write selection (H : Read, L : Write)

RS Register selection (H : Data, L : Instruction)

3.2 Push Switch 핀 번호

Push Button Switch 입력 핀 번호

S11[SW4]	S10[SW3]	S9[SW2]	S8[SW1]	S7[SW0]
54	88	89	90	91

SWn[SWn] N번째 Switch 입력(L : ON, H : OFF)

3.3 7-Segment 핀 번호

FND(7-Segment) Data 출력 핀 번호

Data[7]	Data[6]	Data[5]	Data[4]	Data[3]	Data[2]	Data[1]	Data[0]
110	53	52	51	50	49	46	44

Data[7] Seven Segment – A Segment

Data[6] Seven Segment – B Segment

Data[5] Seven Segment – C Segment

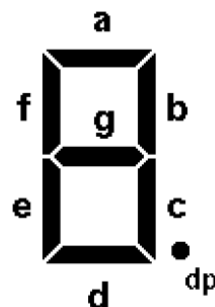
Data[4] Seven Segment – D Segment

Data[3] Seven Segment – E Segment

Data[2] Seven Segment – F Segment

Data[1] Seven Segment – G Segment

Data[0] Seven Segment – Dp Segment



Seven Segment Control 출력 핀 번호

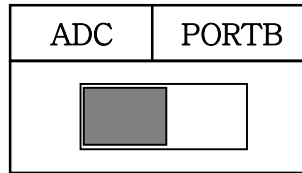
SEL3[D4]	SEL2[D3]	SEL1[D2]	SEL0[D1]
43	42	39	30

SELn[Dn] N번째 자릿수 Enable(H : Disable, L : Enable)

3.4 Slide Switch 선택

3.4.1 S2 Switch 선택 연결핀

ADC Data와 PORTB Data(U11, U12, U13, U14)의 연결 선택 스위치



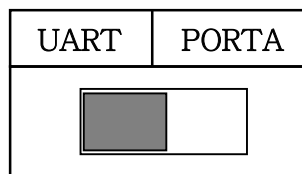
S2 왼쪽 위치	S2 오른쪽 위치
ADC Data 연결	PORTB Data 연결

※ FPGA(EP4CE6E22C8N) 연결 핀 번호

ADC D7	ADC D6	ADC D5	ADC D4	ADC D3	ADC D2	ADC D1	ADC D0
PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0
66	67	68	69	71	72	76	77

3.4.2 S3 Switch 선택 연결핀

UART Data와 PORTA Data(U3)의 연결 선택 스위치



S3 왼쪽 위치	S3 오른쪽 위치
UART Data 연결	PORTA Data 연결

※ FPGA(EP4CE6E22C8N) 연결 핀 번호

TXD	RXD
PORTA6	PORTA7
64	65

3.5 ADC

ADC 데이터 입출력 핀 번호

Data[7]	Data[6]	Data[5]	Data[4]	Data[3]	Data[2]	Data[1]	Data[0]
66	67	68	69	71	72	76	77

Data[n] n번째 ADC 데이터 입출력

ADC Control 입출력 핀 번호

Addr[2]	Addr[1]	Addr[0]	ALE	Start	CLK	OE	EOC
113	112	111	120	115	121	119	114

Addr[n] ADC 채널 선택 ALE ADC 채널 선택 Latch Enable

Start ADC Start 신호 CLK ADC 동작 클럭 신호(xxMHz이하)

OE 데이터 출력 요청 신호(Output Enable)

EOC ADC 완료 신호(End Of Conversion)

3.6 PORT(A & B)

본 개발 보드(FB-CY4E-DEV)에는 외부 보드와 연결할 수 있는 PORTA, PORTB(이상 5V 신호)가 10핀 BOX 커넥터로 나와 있습니다.

PORTA, PORTB는 Enable과 입출력 방향을 컨트롤 할 수 있습니다.

포트를 사용하시는 경우 주의하시기 바랍니다.

PORTA 입출력 핀 번호

PA[7]	PA[6]	PA[5]	PA[4]	PA[3]	PA[2]	PA[1]	PA[0]
65	64	144	143	142	127	126	125

PA[n] PORTA n번째 입출력 데이터

PORTB 입출력 핀 번호

PB[7]	PB[6]	PB[5]	PB[4]	PB[3]	PB[2]	PB[1]	PB[0]
66	67	68	69	71	72	76	77

PB[n] PORTB n번째 입출력 데이터

3.7 SERIAL PORT

시리얼 포트는 RS-232C 포트와 UART 포트가 커넥터로 나와 있습니다.

이것은 전기적인 신호레벨만 다른 같은 기능인 시리얼 통신포트입니다.

Serial 통신 핀 번호

TX	RX
64	65

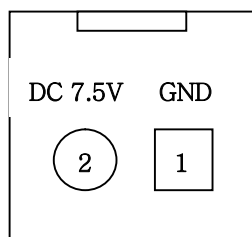
TX 시리얼 통신 데이터 출력 포트

RX 시리얼 통신 데이터 입력 포트

4. 커넥터 핀 번호

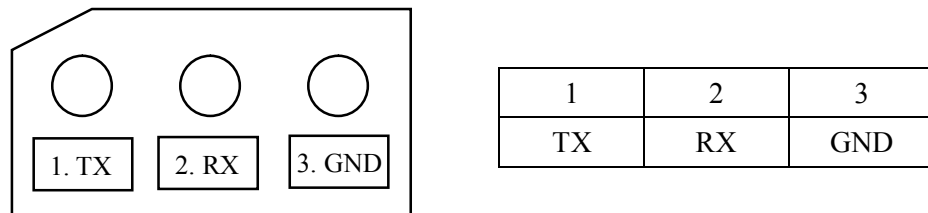
4.1 전원 공급

개발 보드의 전원은 DC 7V 이상을 사용하도록 설계되어 있습니다. DC 7.5V/2A 이상의 아답터 또는 SMPS를 사용하여 전원을 공급할 수 있습니다. 전류가 부족할 경우 보드가 오작동을 할 수 있으니 7V~15V 이내의 2A 이상을 공급할 수 있는 전원 공급 장치를 사용하여 입력하시기 바랍니다. DC7.5V 2A를 권장합니다.



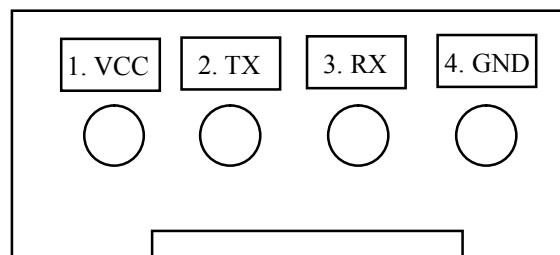
1	DC 7.5V 입력
2	GND

4.2 시리얼 통신 커넥터(J3) 핀 번호



※ 커넥터로 입출력 되는 신호는 RS-232C Level($\pm 12V$) 신호 입니다.

4.3 UART 커넥터(J4) 핀 번호



UART(TTL Level, 5V) 커넥터를 이용하여 PC와 연결하거나, 기타 시리얼로 제어되는 모듈(Serial LCD 모듈, Serial 7-Segment 모듈)과 연결할 수 있습니다.

※ 연결 상황에 따라 RX와 TX를 크로스하여 연결 해야 할 경우가 있으니 방향에 주의하여 연결하시기 바랍니다.

5. FB-CY4E-DEV(FPGA 개발 보드) 사용하기

FPGA를 사용하기 위해서는 우선 내부 기능을 스케메틱 형태 또는 HDL을 이용하여 설계해야 합니다. 회로의 복잡도가 증가함에 따라 HDL을 이용한 로직 설계가 대부분 이용되고 있습니다. 뉴티씨에서는 가장 많이 사용되는 하드웨어 기술언어인 Verilog HDL을 이용한 강좌 및 예제 파일을 제공합니다.

5.1 소프트웨어

ALTERA(<http://www.altera.com>)사에서는 QuartusII라는 소프트웨어를 무료로 사용할 수 있도록 Web Edition을 배포하고 있습니다. ALTERA 홈페이지에 등록을 하시면 Quartus II 12.1 웹에디션을 다운로드 받을 수 있습니다.

Quartus II를 이용하여 Verilog HDL, VHDL, 스케메틱을 이용해 로직을 설계하고 시뮬레이션 해볼 수 있습니다.

다운로드: <http://www.altera.com/download/service-packs/sps-web.jsp>

5.2 로직 설계 및 시뮬레이션

로직을 설계할 때에는 먼저 시뮬레이션으로 충분히 검증을 한 후, 칩에 다운로드하여 테스트를 합니다. Quartus에서 제공하는 시뮬레이터 또는 Modelsim과 같은 시뮬레이터를 이용하여 설계한 로직을 검증해 볼 수 있습니다.

보드에 다운로드 후, 정상적으로 동작하지 않았을 때 테스트가 힘들기 때문에 시뮬레이션을 통하여 충분히 테스트 해봐야 합니다.

시뮬레이션을 통하여 각각의 입.출력 신호에 대한 파형과 설계한 로직의 동작 상태를 볼 수 있습니다.

ALTERA에서는 자유롭게 사용할 수 있는 Modelsim-Altera를 배포하고 있습니다. 자세한 사용법은 별도로 제공되는 강좌를 참고하시기 바랍니다.

6. 마치며

6.1 제품 문의처 및 감사의 말씀

당사 (주)뉴티씨(NEWTC)의 제품을 구입해 주셔서 감사 드립니다. 당사는 FPGA 사용자의 편의를 증진시키기 위하여 항상 노력하며 개발하고 있습니다. 본 모듈을 사용할 경우 FPGA 칩의 이해 및 Verilog 하드웨어 기술 언어를 다루는 것이 필요합니다. 해당 내용을 공부하시려면, 키트의 예제와 강좌 등을 이용하시거나 홈페이지의 강좌, 자료실 등의 자료를 참고하시기 바랍니다.

6.2 기술 지원 홈페이지

기술지원 홈페이지: <http://www.newtc.co.kr>

기술지원 홈페이지에 AVR, ARM, RENESAS, FPGA, 전자공학, 로봇 제작 등 여러 분야의 강의들이 업데이트 되고 있으며, 자료실에는 각종 파일이나 프로그램 등을 업데이트 하고 있으니 참고하시기 바랍니다. 제품에 관한 문의가 있으시면, 언제든지 주저하지 마시고, 홈페이지의 고객지원 메뉴에서 Q&A란에 남겨주시기 바랍니다. 개발 관련 문의는 E-mail(davidryu@newtc.co.kr)을 이용하여 주시기 바랍니다. 감사합니다.